

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-270682

(43)Date of publication of application : 20.09.2002

(51)Int.Cl.

H01L 21/68
C23C 14/50
C23C 16/458
H01L 21/31
// B23Q 3/15

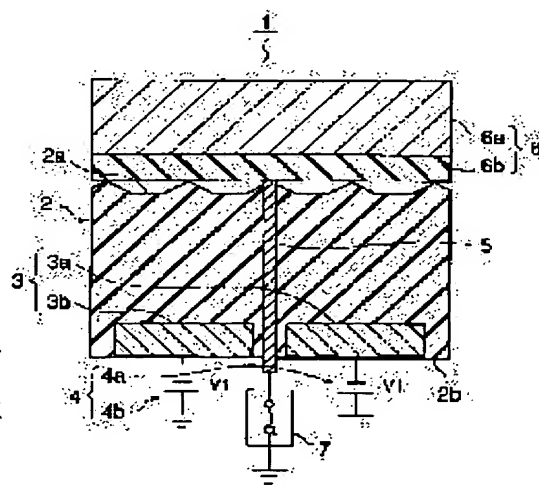
(21)Application number : 2001-071065 (71)Applicant : TOSHIBA CORP

(22)Date of filing : 13.03.2001 (72)Inventor : WADA JUNICHI
WADA ATSUKO
MATSUYAMA HIDETO
KATADA TOMIO
KANEKO HISAFUMI(54) ELECTROSTATIC CHUCK DEVICE, SEMICONDUCTOR PROCESSING DEVICE,
SEMICONDUCTOR MANUFACTURING DEVICE, AND SEMICONDUCTOR PROCESSING
METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electrostatic chuck device where almost no residual charge takes place for a string chuck force, regardless of the volume resistivity of a dielectric layer, polarity and magnitude of an applied voltage, or the presence of plasma discharge.

SOLUTION: Electrostatic chuck device 1 and 11 comprise a dielectrics layer 2 to which a semiconductor substrate 6 makes contact with, two electrostatic chuck electrodes 3a and 3b provided away from a side in the dielectrics layer 2, on which the substrate 6 is provided, two DC power sources 4a and 4b which apply voltages to the electrodes 3a and 3b, and a ground member 5, which is formed of a member whose resistivity is lower than the dielectrics layer 2, so provided as to contact a



side of the substrate 6 which contacts the dielectrics layer 6. An electrically closed circuit 8, formed from the electrodes 3a and 3b, a dielectrics layer 2, a substrate 6, and a ground member 5 is applied with a Johnson-Rahbek current, so that the dielectrics layer 2 and the substrate 6 accumulate electric charges of polarities which are opposite to each other, generating a Johnson-Rahbek force.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] One piece or two or more electrostatic chuck electrodes with which a semi-conductor substrate is separated from the side by which said semi-conductor substrate is arranged by the dielectric layer arranged possible [contact] and this dielectric layer, and is formed in them, While providing the energization path member which vacates contact or slight spacing for the side which contacts said dielectric layer and contacts said dielectric layer of said semi-conductor substrate, and is prepared in it The potential difference is produced between said semi-conductor substrates which contacted said dielectric layer and this dielectric layer, and have been arranged by impressing an electrical potential difference to said electrostatic chuck electrode. Said electrostatic chuck electrode, said dielectric layer, said semi-conductor substrate, and electrostatic chuck equipment characterized by constituting an electric closed circuit from said energization path member.

[Claim 2] Said energization path member is electrostatic chuck equipment according to claim 1 characterized by being formed of the member with resistivity smaller than said dielectric layer.

[Claim 3] Said electrostatic chuck electrode is electrostatic chuck equipment according to claim 1 or 2 characterized by connecting with an electrical-potential-difference impression means by which the magnitude of said electrical potential difference can be set as a predetermined value while being able to switch the polarity of the electrical potential difference impressed to this.

[Claim 4] The polarity of an electrical potential difference and magnitude which are impressed to each [these] electrostatic chuck electrode while two or more said electrostatic chuck electrodes are prepared mutually-independent are electrostatic chuck

equipment given in any 1 term of the claims 1-3 characterized by the ability to set up mutually-independent for said every electrostatic chuck electrode.

[Claim 5] Said energization path member is electrostatic chuck equipment given in any 1 term of the claims 1-4 characterized by being prepared possible [a switch of a contact condition or a non-contact condition with said semi-conductor substrate].

[Claim 6] Said energization path member is electrostatic chuck equipment given in any 1 term of the claims 1-5 characterized by being prepared possible [a switch of the touch-down condition or the condition of not grounding through this of said semi-conductor substrate].

[Claim 7] The semi-conductor processor characterized by providing the processing room for performing predetermined processing to said semi-conductor substrate held at said electrostatic chuck equipment while the electrostatic chuck equipment of a publication, the substrate supporting structure which has the substrate attaching part by which this electrostatic chuck equipment is formed, and this substrate supporting structure are held in any 1 term of the claims 1-6.

[Claim 8] Semiconductor fabrication machines and equipment characterized by connecting with said each semi-conductor processor the conveyance room where conveyance of said semi-conductor substrate between each [these] semi-conductor processor is performed, and preparing it while two or more semi-conductor processors according to claim 7 are formed.

[Claim 9] One piece or two or more electrostatic chuck electrodes with which a semi-conductor substrate is separated from the side by which said semi-conductor substrate is arranged by the dielectric layer arranged possible [contact] and this dielectric layer, and is formed in them, The energization path member which vacates contact or slight spacing for the side which contacts said dielectric layer and contacts said dielectric layer of said semi-conductor substrate, and is prepared in it, After contacting said semi-conductor substrate to said dielectric layer of the electrostatic chuck equipment to provide, Impress an electrical potential difference to said electrostatic chuck electrode, and the potential difference is produced between said semi-conductor substrates which contacted said dielectric layer and this dielectric layer, and have been arranged. By forming the electric closed circuit which consists of said electrostatic chuck electrode, said dielectric layer, said semi-conductor substrate, and said energization path member The semi-conductor art characterized by making said semi-conductor substrate hold to said electrostatic chuck equipment using the Coulomb force which an opposite polar charge is mutually distributed over each of said dielectric layer and said semi-conductor substrate, and is

produced among these charges.

[Claim 10] The semi-conductor art according to claim 9 characterized by canceling maintenance of said semi-conductor substrate by said electrostatic chuck equipment by impressing a polar electrical potential difference opposite to the electrical potential difference impressed to said electrostatic chuck electrode when making said semi-conductor substrate hold to said electrostatic chuck equipment, after making said semi-conductor substrate hold to said electrostatic chuck equipment to said electrostatic chuck electrode.

[Claim 11] The semi-conductor art according to claim 10 characterized by to impress a polar electrical potential difference opposite to the electrical potential difference impressed to said electrostatic chuck electrode when making said semi-conductor substrate hold to said electrostatic chuck equipment in last time while repeating maintenance and its discharge of said semi-conductor substrate by said electrostatic chuck equipment two or more times to said electrostatic chuck electrode in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment in next time.

[Claim 12] While repeating maintenance and its discharge of said semi-conductor substrate by said electrostatic chuck equipment two or more times While is distributed over said dielectric layer in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment through all these times. A polarity The total amount of a charge, The semi-conductor art according to claim 10 characterized by impressing an electrical potential difference to said electrostatic chuck electrode so that the total amount of the polar charge of another side distributed over said dielectric layer in case said maintenance is canceled may become equal mutually.

[Claim 13] A semi-conductor art given in any 1 term of the claims 9-12 characterized by forming said energization path member by the member with resistivity smaller than said dielectric layer, and passing the Johnson Ra Bec current to said energization path member.

[Claim 14] A semi-conductor art given in any 1 term of the claims 9-13 characterized by making into the same polarity all the polarities of the electrical potential difference impressed to said each electrostatic chuck electrode in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment while preparing two or more said electrostatic chuck electrodes mutually-independent to said one electrostatic chuck equipment.

[Claim 15] A semi-conductor art given in any 1 term of the claims 9-13 characterized by

making the polarity of the electrical potential difference impressed to said each electrostatic chuck electrode in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment into a polarity which is different for said every electrostatic chuck electrode, respectively while preparing two or more said electrostatic chuck electrodes mutually-independent to said one electrostatic chuck equipment.

[Translation done.]

* NOTICES *

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the electrostatic chuck equipment used in case predetermined processing is performed heating or cooling a semi-conductor substrate for example, under reduced pressure, a semi-conductor processor, semiconductor fabrication machines and equipment, and a semi-conductor art.

[0002]

[Description of the Prior Art] In recent years, in the semiconductor device manufacture process (it is hereafter called a process for short.) under reduced pressure of RIE (reactive ion etching), sputtering, or CVD (chemical vapor deposition), the so-called electrostatic chuck which sticks a substrate to a susceptor electrically is used abundantly as equipment holding the substrate under processing. The electrostatic chuck consists of an electrode, a dielectric layer, etc., carries out induction (distribution) of the polar charge respectively opposed to the substrate which contacts a dielectric layer and this and is arranged, and sticks a dielectric layer and a substrate to abbreviation homogeneity according to the Coulomb force between those charges.

[0003] The temperature of a substrate while performing each process is important, and it is necessary to maintain the temperature of a substrate to the predetermined value suitable for each process set up beforehand in said each process, as a parameter for maintaining the etching engine performance or the membrane formation engine performance to the predetermined level. Abbreviation homogeneity is made to stick a substrate to a susceptor through a dielectric layer by attaching an electrostatic chuck in the susceptor arranged in each process chamber (it is hereafter called a chamber for short.), and carrying out the chuck of the substrate. In this condition, with the heater

plate formed in the interior of a susceptor, or a cooling plate, a susceptor is minded, and a substrate is heated or cooled indirectly. Since the substrate and the dielectric layer are stuck to abbreviation homogeneity, the whole substrate is maintained by said predetermined laying temperature at abbreviation homogeneity.

[0004] Since an electrostatic chuck can stick a substrate to abbreviation homogeneity, compared with grasping a substrate partially and sticking it to a susceptor mechanically, for example using a clamp etc., it does not almost have the contact unevenness by bending etc., and tends to hold the temperature of the whole substrate to abbreviation regularity. Moreover, there is also no possibility that heat dissipation may occur through a clamp. Moreover, since a possibility that gas may begin to leak is low when the gas for raising thermal conductivity is introduced between a substrate and a dielectric layer, a possibility of barring the ideal environment of each process is also low. Moreover, since an electrostatic chuck cannot touch a substrate directly mechanically, its a possibility that particle may occur by friction between a clamp and a substrate is low.

[0005] The devices which an electrostatic chuck carries out induction of the charge to a substrate and a dielectric layer with the magnitude of the volume resistivity of the dielectric layer, and are accumulated differ, and the device can be divided roughly into two kinds. the leakage current which flows between an electrostatic chuck electrode (an electrode is called hereafter.) and a substrate when the volume resistivity of a dielectric layer is sufficiently large -- small -- each of a substrate and a dielectric layer -- a charge is generated according to polarization. In this case, the total amount of each charge is decided by a dielectric constant, dielectric layer thickness, etc. of a dielectric layer.

[0006] On the other hand, when the volume resistivity of a dielectric layer is small, the leakage current which flows between an electrode and a substrate becomes large. This leakage current is called the Johnson Ra Bec current, and plays the role of charge impregnation into a substrate. In order for there to be minute irregularity in a dielectric layer top face (front face) and to contact a substrate in heights, the Johnson Ra Bec current flows, but since a charge is stored in a crevice, Coulomb force (electrostatic force) works. This Coulomb force is especially called the Johnson Ra Bec force. In the field which this Johnson Ra Bec force commits, there are many amounts of charges accumulated, and since the gap which forms a capacitor is small, the strong chuck force can be acquired. Thus, if the Johnson Ra Bec current is used, while being able to heighten the chuck force and being able to improve heating of a substrate or cooling effectiveness, gas leakage etc. can be controlled more.

[0007] Moreover, an electrostatic chuck is divided roughly into two kinds of methods, the

so-called acyclic type and a bipolar type, according to a polar combination of the electrical potential difference impressed to the electrode with which this is equipped. The electrode with which an electrostatic chuck is equipped presupposes that two pieces are prepared mutually-independent, for example. In this case, generally the method which impresses the electrical potential difference of a single (the same) polarity of pluses or minus to each electrode is called an acyclic type, and, generally the method which impresses a polar electrical potential difference which is mutually [plus and minus] different in each of each electrode is called a bipolar type.

[0008] Only by the electrostatic chuck of an acyclic type impressing a single polar electrical potential difference to each electrode, since the electric closed circuit containing an electrode is not formed between an electrostatic chuck and a substrate and are recording of the charge to a dielectric layer and a substrate is not made, Coulomb force is not generated. Therefore, in the case of the electrostatic chuck of an acyclic type, the substrate upper part whose side in contact with the dielectric layer of a substrate is the opposite side is made to generate discharge (plasma discharge), and it is necessary to form in it an electrode, a dielectric layer, a substrate, the plasma, and the energization path for which a current flows in the sequence of a touch-down part, i.e., an electric closed circuit. That is, the electrostatic chuck of an acyclic type can be used when performing the process which used plasma discharge. Generally, in etching processes (processing), such as RIE, in order to prevent the temperature rise of the substrate by the ion collision in plasma discharge, it is necessary to cool a substrate, and the electrostatic chuck of an acyclic type is suitable.

[0009] On the other hand, the electric closed circuit where a current flows in the sequence of a positive electrode, a dielectric layer, a substrate, a dielectric layer, and the negative electrode in the electrostatic chuck of the bipolar type which impresses a mutually different polar electrical potential difference to each electrode is formed. Therefore, a charge can be injected into a substrate, even if in the case of the electrostatic chuck of a bipolar type there is no plasma discharge above a substrate and impregnation of the charge from the outside to a substrate is not performed. Therefore, a chuck is possible for the electrostatic chuck of a bipolar type in a substrate irrespective of the existence of plasma discharge.

[0010]

[Problem(s) to be Solved by the Invention] Hereafter, it divides, when it starts with the case where the plasma discharge 107 is not caused in the upper part of a substrate 102, and the electrostatic chuck 101 of the bipolar type using the Johnson Ra Bec current is

explained, referring to the mimetic diagram shown in drawing 11 - drawing 13 .

[0011] First, the case where the plasma discharge 107 is not caused in the upper part of a substrate 102 is explained, referring to drawing 11 and drawing 12 (a) - (d). This bipolar type electrostatic chuck 101 is formed of PBN to which the dielectric layer 103 doped the impurity, and that volume resistivity is set up sufficiently low. Moreover, the insulator layer 104 is formed in the rear-face side of the Si substrate 102 which is a side in contact with the dielectric layer 103 of the substrate (Si substrate) 102 in which this bipolar type electrostatic chuck 101 carries out a chuck. If it is V1 with the same absolute value of an electrical potential difference and the electrical potential difference of reversed polarity is impressed to mutually-independent two-piece 1 set of electrodes 105a and 105b with which the bipolar type electrostatic chuck 101 is equipped, respectively, the Johnson Ra Bec current will flow to electric closed circuit 106a which consists of the dielectric layer 103 and insulator layer 104 which are shown in the equal circuit in drawing 12 (a), and an Si substrate 102. In near [each] positive-electrode lateral electrode 105a and negative-electrode lateral electrode 105b, the surface 103a side inside a dielectric layer 103, positive/negative each charge of reversed polarity is mutually poured into the background and insulator layer 104 of the Si substrate 102 so much, and this Johnson Ra Bec current is accumulated in them, as shown in drawing 12 (b). Thereby, the Johnson Ra Bec force occurs between the background of the Si substrate 102 and an insulator layer 104, and the surface 103a side of a dielectric layer 103, and the electrostatic chuck 101 can carry out the chuck of the Si substrate 102 by the strong force, and can be made to stick it to a dielectric layer 103.

[0012] When canceling the chuck of the substrate 102 by the electrostatic chuck 101, a polarity is reversed, respectively and the electrical potential difference impressed previously and the electrical potential difference of V1 with the same absolute value are impressed to each electrodes 105a and 105b. Thereby, with previously, the Johnson Ra Bec current flows to the reverse sense at each electric closed circuit 106a, and as shown in drawing 12 (c), with the charge accumulated previously, the charge of reversed polarity is poured into a dielectric layer 103, the Si substrate 102, and an insulator layer 104, respectively, and is accumulated in them. By adjusting suitably the time amount which impresses reverse voltage, as shown in drawing 12 (d), positive/negative each charge accumulated in each interior of a dielectric layer 103, the Si substrate 102, and an insulator layer 104, i.e., residual charge, is extinguished, and the Johnson Ra Bec force is extinguished, so that the charge accumulated before and the charge of the reversed polarity accumulated in behind may join together and disappear. The Si substrate 102 is

removed from the electrostatic chuck 101 in this condition.

[0013] Next, the case where the plasma discharge 107 is caused in the upper part of the Si substrate 102 is explained, referring to drawing 13 (a) – (d). Under the present circumstances, the magnitude of the electrical potential difference impressed to each electrode 105 is set as V_1 like the case where the plasma discharge 107 is not caused in the upper part of the Si substrate 102 mentioned above. When the plasma discharge 107 is caused in the upper part of the Si substrate 102, as explained being shown in drawing 12 (a), apart from the energization path of the Johnson Ra Bec current of flowing from positive-electrode 105a to negative-electrode 105b through a dielectric layer 103, an insulator layer 104, and the Si substrate 102, the new energization path of positive/negative each electrodes 105a and 105b, a dielectric layer 103, an insulator layer 104, the Si substrate 102, the plasma discharge 107, and the touch-down part 108 is formed. The new equal circuit including the Si substrate 102 of the electrostatic chuck 101 in this case of electric closed circuit 106b can be shown like drawing 13 (a).

[0014] In this case, with the electron accumulated during the upper plasma discharge 107 of the Si substrate 102, the Si substrate 102 serves as negative potential ($-V_{dc}$) to touch-down potential (ground), and the absolute value of the potential difference between positive-electrode 105a and the Si substrate 102 ($V_1 + V_{dc}$) becomes larger than the absolute value of the potential difference between negative-electrode 105b and the Si substrate 102 ($V_1 - V_{dc}$). Then, as shown in drawing 13 (b), the amount of the positive charge accumulated in the surface 103a side inside the dielectric layer 103 in near positive-electrode 105a increases more than the amount of the negative charge accumulated in the surface 103a side inside the dielectric layer 103 in near negative-electrode 105b. As a result, the accumulated dose of a negative charge increases more than the accumulated dose of positive charge in each part of the background of the Si substrate 102 which counters the part which the forward negative charge of these dielectric layers 103 was accumulated, and was charged, and an insulator layer 104.

[0015] While stopping the plasma discharge 107, as shown in drawing 13 (c), to positive/negative each electrodes 105a and 105b, the absolute value of the electrical potential difference impressed previously reverses a polarity, respectively, and impresses the same electrical potential difference of V_1 . Under the present circumstances, the time amount which impresses reverse voltage to each electrodes 105a and 105b is adjusted, and the reverse charge of the same amount as positive/negative each charge accumulated in each interior of a dielectric layer 103, the Si substrate 102, and an insulator layer 104 is accumulated so that the negative charge accumulated in the

dielectric layer 103 and the positive charge accumulated in the Si substrate 102 and the insulator layer 104 may disappear. Thereby, it combines with the positive charge and the negative charge which were poured in and accumulated, and the positive charge in the negative charge in a dielectric layer 103, the Si substrate 102, and an insulator layer 104 disappears later, respectively. However, as mentioned above, in case the chuck of the Si substrate 102 is carried out, the amount of positive/negative each charge accumulated in the dielectric layer 103, and the Si substrate 102 and an insulator layer 104 is non-homogeneity. Therefore, as shown in drawing 13 (d), some negative charges in the positive charge in a dielectric layer 103, the Si substrate 102, and an insulator layer 104 turn into residual charge.

[0016] Or although illustration is omitted So that the positive charge accumulated in the dielectric layer 103 and the negative charge accumulated in the Si substrate 102 and the insulator layer 104 may disappear, in case reverse voltage is impressed to positive/negative each electrodes 105a and 105b The time amount which impresses reverse voltage to each electrodes 105a and 105b is adjusted, and the reverse charge of the same amount as the amount of positive/negative each charge previously accumulated in each interior of a dielectric layer 103, the Si substrate 102, and an insulator layer 104 is accumulated. Thereby, it combines with the negative charge and positive charge which were poured in and accumulated, and the negative charge in the positive charge in a dielectric layer 103, the Si substrate 102, and an insulator layer 104 disappears later, respectively.

[0017] However, when the negative charge of only the amount which extinguishes the positive charge accumulated in the interior of a dielectric layer 103 is poured into the interior of a dielectric layer 103, a lot of positive charge than the amount which extinguishes the negative charge accumulated in the interior of a dielectric layer 103 is poured into the interior of a dielectric layer 103. A lot of negative charges than the amount which similarly extinguishes the positive charge accumulated in each interior of the Si substrate 102 and an insulator layer 104 are poured into the interior of the Si substrate 102 and an insulator layer 104. Therefore, positive/negative each charge remains as new residual charge, respectively to a dielectric layer 103, and the Si substrate 102 and an insulator layer 104. Thereby, the electrostatic chuck 101 will be in a condition [that a part of the chuck force remains], and will have a possibility of barring removal, in the Si substrate 102. Thus, if the bipolar type electrostatic chuck 101 is used together with the plasma discharge 107, while the chuck force can be strengthened, processing of residual charge becomes difficult.

[0018] This residual charge becomes so remarkable that [, so that the thickness of the insulator layer prepared in the rear-face side of a substrate becomes thick, and] substrate temperature becomes low. Generally, since the rate of internal resistance of an insulator layer is higher than the rate of internal resistance of a substrate or a dielectric layer, this has the slow passing speed of the charge in the interior of an insulator layer, and it is for being hard to combine different polar charges. Moreover, the rate of internal resistance of an insulator layer becomes high, and disappearance of residual charge takes time amount more, so that substrate temperature becomes low. When the insulator layer is prepared in the substrate rear-face side, by the method which conveys a substrate, a possibility of barring the flow of smooth conveyance of the substrate between each process is after disappearance of residual charge.

[0019] By the electrostatic chuck of the method to which the accumulated dose of a charge is made to increase especially using the Johnson Ra Bec current, while the chuck force is heightened, the residence time of a part for the charge accumulated to increase and residual charge becomes long. Then, it is hard coming to separate a substrate from an electrostatic chuck, substrate conveyance is barred, and there is a possibility that the production efficiency of a semiconductor device may fall extremely.

[0020] Moreover, when PBN (Pyrolytic Boron Nitride) is used for a dielectric layer, it is easy to carry out negative electrification of the SiO₂ particle which it was easy to carry out forward electrification of the PBN particle which exfoliated from the dielectric layer, and exfoliated from the substrate rear face. If there is residual charge, much dust, such as electrified particle, will adhere to the rear-face side of a substrate. From a substrate, it separates and dust falls as residual charge disappears in connection with the passage of time. When keeping a substrate [finishing / processing] in piles for example, in a cassette room etc., the electrified dust adhering to the rear face of the substrate conveyed later falls on the front face of the substrate contained previously, and there is a problem which the dust on the substrate contained previously increases.

[0021] As explained above, an acyclic type and a bipolar type electrostatic chuck are suitable according to the class of process, the thickness of the insulator layer on the rear face of a substrate, etc., and have the non-sense. Moreover, since the electrostatic chuck with the large volume resistivity of a dielectric layer has the weak chuck force, it has a possibility that the gas introduced between the substrate and the dielectric layer may begin to leak.

[0022] Therefore, the technical problem which this invention tends to solve is to obtain the electrostatic chuck equipment which can acquire the strong chuck force, the various

equipments using this electrostatic chuck equipment, and a semi-conductor art while almost not having a possibility that residual charge may arise irrespective of the polarity of the magnitude of the volume resistivity of a dielectric layer, and applied voltage, magnitude, and the existence of plasma discharge.

[0023]

[Means for Solving the Problem] In order to solve said technical problem, the electrostatic chuck equipment concerning this invention One piece or two or more electrostatic chuck electrodes with which a semi-conductor substrate is separated from the side by which said semi-conductor substrate is arranged by the dielectric layer arranged possible [contact] and this dielectric layer, and is formed in them, While providing the energization path member which vacates contact or slight spacing for the side which contacts said dielectric layer and contacts said dielectric layer of said semi-conductor substrate, and is prepared in it The potential difference is produced between said semi-conductor substrates which contacted said dielectric layer and this dielectric layer, and have been arranged by impressing an electrical potential difference to said electrostatic chuck electrode. It is characterized by constituting an electric closed circuit from said electrostatic chuck electrode, said dielectric layer, said semi-conductor substrate, and said energization path member.

[0024] While vacating contact or slight spacing for the side which is contacted to the dielectric layer by which a semi-conductor substrate is arranged possible [contact] in the electrostatic chuck equipment of this invention, and contacts the dielectric layer of a semi-conductor substrate and preparing an energization path member in it An electrical potential difference is impressed to an electrostatic chuck electrode, the potential difference is produced between the semi-conductor substrates which contacted a dielectric layer and this dielectric layer and have been arranged, and an electric closed circuit consists of an electrostatic chuck electrode, a dielectric layer, a semi-conductor substrate, and an energization path member. Thereby, a current can be passed between the semi-conductor substrates which contact a dielectric layer and this and are arranged.

[0025] Moreover, in carrying out the electrostatic chuck equipment concerning this invention, it does not matter as a configuration which describes the configuration below.

[0026] Said energization path member is good to consider as the configuration currently formed of the member with resistivity smaller than said dielectric layer.

[0027] Said electrostatic chuck electrode is good to consider as the configuration connected to an electrical-potential-difference impression means by which the magnitude of said electrical potential difference can be set as a predetermined value

while it can switch the polarity of the electrical potential difference impressed to this.

[0028] While two or more said electrostatic chuck electrodes are prepared mutually-independent, the polarity of an electrical potential difference and magnitude which are impressed to each [these] electrostatic chuck electrode are good to consider as the configuration which can be set up mutually-independent for said every electrostatic chuck electrode.

[0029] Said energization path member is good to consider as the configuration prepared possible [a switch of a contact condition or a non-contact condition with said semi-conductor substrate].

[0030] Said energization path member is good to consider as the configuration prepared possible [a switch of the touch-down condition or the condition of not grounding through this of said semi-conductor substrate].

[0031] According to the electrostatic chuck equipment which consists of a configuration described above, it can be made adapted for various use gestalten using the electrostatic chuck equipment of the same configuration.

[0032] Moreover, in order to solve said technical problem, the semi-conductor processor concerning this invention is characterized by to provide the processing room for performing predetermined processing to said semi-conductor substrate held at said electrostatic chuck equipment while the electrostatic chuck equipment of a publication, the substrate supporting structure which has the substrate attaching part by which this electrostatic chuck equipment is formed, and this substrate supporting structure are held in any 1 term of the claims 1-6.

[0033] In the semi-conductor processor of this invention, the electrostatic chuck equipment of a publication is provided in any 1 term of the claims 1-6. Thereby, a semi-conductor substrate can be held in the proper condition irrespective of the environment of the processing performed to a semi-conductor substrate using electrostatic chuck equipment.

[0034] Moreover, in order to solve said technical problem, the semiconductor fabrication machines and equipment concerning this invention are characterized by connecting with said each semi-conductor processor the conveyance room where conveyance of said semi-conductor substrate between each [these] semi-conductor processor is performed, and preparing it while two or more semi-conductor processors according to claim 7 are formed.

[0035] In the semiconductor fabrication machines and equipment of this invention, while two or more semi-conductor processors according to claim 7 are formed, the conveyance

room which conveys the semi-conductor substrate between each semi-conductor processor is prepared. While being able to hold a semi-conductor substrate in the proper condition by this using electrostatic chuck equipment irrespective of the environment of the processing performed to a semi-conductor substrate, or its routing counter, the semi-conductor substrate during each processing can be conveyed smoothly.

[0036] In order to solve said technical problem, moreover, the semi-conductor art concerning this invention One piece or two or more electrostatic chuck electrodes with which a semi-conductor substrate is separated from the side by which said semi-conductor substrate is arranged by the dielectric layer arranged possible [contact] and this dielectric layer, and is formed in them, The energization path member which vacates contact or slight spacing for the side which contacts said dielectric layer and contacts said dielectric layer of said semi-conductor substrate, and is prepared in it, After contacting said semi-conductor substrate to said dielectric layer of the electrostatic chuck equipment to provide, Impress an electrical potential difference to said electrostatic chuck electrode, and the potential difference is produced between said semi-conductor substrates which contacted said dielectric layer and this dielectric layer, and have been arranged. By forming the electric closed circuit which consists of said electrostatic chuck electrode, said dielectric layer, said semi-conductor substrate, and said energization path member An opposite polar charge is mutually distributed over each of said dielectric layer and said semi-conductor substrate, and it is characterized by making said semi-conductor substrate hold to said electrostatic chuck equipment using the Coulomb force produced among these charges.

[0037] In the semi-conductor art of this invention, the dielectric layer by which a semi-conductor substrate is arranged possible [contact] is contacted. And while using the electrostatic chuck equipment possessing the energization path member which vacates contact or slight spacing for the side in contact with the dielectric layer of a semi-conductor substrate, and is prepared in it By forming an electric closed circuit from an electrostatic chuck electrode, a dielectric layer, a semi-conductor substrate, and an energization path member An opposite polar charge is mutually distributed over each of a dielectric layer and a semi-conductor substrate, and a semi-conductor substrate is made to hold to electrostatic chuck equipment using the Coulomb force produced among these charges. Thereby, a semi-conductor substrate can be held in the proper condition using electrostatic chuck equipment.

[0038] Moreover, in enforcing the semi-conductor art concerning this invention, a process which is described below may be added.

[0039] After making said semi-conductor substrate hold to said electrostatic chuck equipment, in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment, it is good to cancel maintenance of said semi-conductor substrate by said electrostatic chuck equipment by impressing a polar electrical potential difference opposite to the electrical potential difference impressed to said electrostatic chuck electrode to said electrostatic chuck electrode.

[0040] While repeating maintenance and its discharge of said semi-conductor substrate by said electrostatic chuck equipment two or more times, it is good to impress a polar electrical potential difference opposite to the electrical potential difference impressed to said electrostatic chuck electrode when making said semi-conductor substrate hold to said electrostatic chuck equipment in last time to said electrostatic chuck electrode, in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment in next time.

[0041] While repeating maintenance and its discharge of said semi-conductor substrate by said electrostatic chuck equipment two or more times, in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment through all these times, while is distributed over said dielectric layer, and it is good to impress an electrical potential difference to said electrostatic chuck electrode so that the total amount of a polar charge and the total amount of the polar charge of another side distributed over said dielectric layer in case said maintenance is canceled may become equal mutually.

[0042] According to the semi-conductor art described above, most residual charge can be extinguished from a dielectric layer and a semi-conductor substrate [finishing / processing].

[0043] Furthermore, in enforcing the semi-conductor object art concerning this invention, it does not matter as a process which describes a part of the process below.

[0044] It is good to form said energization path member by the member with resistivity smaller than said dielectric layer, and to pass the Johnson Ra Bec current to said energization path member.

[0045] While preparing two or more said electrostatic chuck electrodes mutually-independent to said one electrostatic chuck equipment, in case said semi-conductor substrate is made to hold to said electrostatic chuck equipment, it is good to make into the same polarity all the polarities of the electrical potential difference impressed to said each electrostatic chuck electrode.

[0046] While preparing two or more said electrostatic chuck electrodes mutually-independent to said one electrostatic chuck equipment, in case said semi-conductor

substrate is made to hold to said electrostatic chuck equipment, it is good to make the polarity of the electrical potential difference impressed to said each electrostatic chuck electrode into a polarity which is different for said every electrostatic chuck electrode, respectively.

[0047] While being able to choose the structure of generating of the charge distributed over a dielectric layer and a semi-conductor substrate with the electrostatic chuck equipment of the same configuration according to the semi-conductor art described above, it can be used being able to set to either an acyclic type or a bipolar type.

[0048]

[Embodiment of the Invention] (The 1st operation gestalt) The electrostatic chuck equipment 1 concerning the gestalt of operation of the 1st of this invention is hereafter explained based on drawing 1 - drawing 6 .

[0049] The electrostatic chuck equipment 1 of this operation gestalt possesses an electrical-potential-difference impression means 4 to impress an electrical potential difference to a dielectric layer 2, the electrostatic chuck electrode 3, and this electrostatic chuck electrode 3, the energization path member 5 currently formed of the member with resistivity smaller than a dielectric layer, as shown in drawing 1 .

[0050] A dielectric layer 2 is formed in a monotonous configuration, and the semi-conductor substrate 6 is contacted by surface 2a as the one side face, and is arranged at it. Much minute irregularity is formed in surface 2a of this dielectric layer 2. Inside the dielectric layer 2, two or more two electrostatic chuck electrodes 3a and 3b (it is hereafter called for short Electrodes 3a and 3b.) are formed in the location the surface 2a of whose is the rear-face 2b side of the opposite side and which was separated from the semi-conductor substrate 6 in this operation gestalt. These two electrodes 3a and 3b can also set the polarity of the electrical potential difference impressed to these mutually-independent to every each electrode 3a and 3b while being formed mutually-independent. the plane view of the dielectric layer 2 specifically typically shown in drawing 1 -- for example, -- supposing it is circular -- each electrodes 3a and 3b -- the surface 2a side inside a dielectric layer 2 -- abbreviation -- it is desirable to be formed the shape of a sector and in the shape of a hemicycle mutually-independent, respectively so that positive/negative each charge can be extensively distributed over homogeneity. Thereby, the chuck of the substrate 6 currently generally formed in the circle configuration can be carried out to a whole abbreviation surface target at homogeneity so that it may mention later.

[0051] Electrostatic chuck equipment 1 is formed so that the top face of the substrate

attaching part 16 of the substrate supporting structure 17 may be covered, while being formed in the magnitude of extent which hardly bars heat conduction between the substrate supporting structure 17 and the substrates 6 which the semi-conductor processor 15 which the thickness of the dielectric layer 2 mentions later possesses. sticking the rear face of a substrate 6 to top-face 2a of a dielectric layer 2 electrically in this condition -- the rear face of a substrate 6 -- the top face of the substrate attaching part 16 -- substantial -- abbreviation -- it can be made to stick to homogeneity extensively As a result, by heating apparatus 27a or cooling-system 27b which was attached in the substrate attaching part 16 and which is mentioned later, a substrate 6 can be heated to abbreviation homogeneity, or it can cool.

[0052] It sets in this operation gestalt and is the respectively same, polar and same electrical-potential-difference value as each electrodes 3a and 3b by two DC power supplies 4a and 4b as an electrical-potential-difference impression means. - It is set up so that the electrical potential difference of V1 may be impressed. Thereby, the potential difference can be produced between the semi-conductor substrates 6 which contacted the dielectric layer 2 and the dielectric layer 2, and have been arranged, and a mutually different polar charge can be distributed over each by the side of the rear face which is the side which the dielectric layer 2 of the semi-conductor substrate 6 contacts [surface 2a inside a dielectric layer 2, and] so that it may mention later. Moreover, DC power supply 4 are the structure which can set the time amount which impresses such an electrical potential difference as a suitable value while being suitably set up possible [a switch] so that the seal of approval of the electrical potential difference of the electrical-potential-difference value of magnitude polar [of one of positive/negative] and predetermined can be carried out according to an individual to each electrodes 3a and 3b, respectively.

[0053] Furthermore, as shown in drawing 1 and drawing 2 , electrostatic chuck equipment 1 is beforehand formed so that the same structure may be periodically repeated along with dielectric layer surface 2a, and the geometric structure may become symmetrical. According to such structure, electrostatic chuck equipment 1 can distribute a charge over the surface 2a side inside a dielectric layer 2 equally [abbreviation] to each electrodes 3a and 3b so that it may mention later.

[0054] The touch-down member 5 as an energization path member is formed by the substrate contact condition switch means which is not illustrated possible [a switch of a contact condition or a non-contact condition with the semi-conductor substrate 6]. In this operation gestalt, by the substrate contact condition switch means, it is exposed to

dielectric layer surface 2a, and the touch-down member 5 is formed so that the end section can contact the semi-conductor substrate 6. The touch-down member 5 is connected to the touch-down condition switch equipment 7 (it is hereafter called switch equipment 7 for short.) as a touch-down condition switch means by which the other end switches the touch-down condition or the condition of not grounding of the touch-down member 5, with it. The touch-down condition or the condition of not grounding of the energization path 8 which consists of the touch-down member 5 as a result electrostatic chuck equipment 1 mentioned later, and a semi-conductor substrate 6 can be switched by making the energization condition in this switch equipment 7 into an ON state, or making it into an OFF state. It is used in the electrostatic chuck equipment 1 of this operation gestalt, setting the energization condition in this switch equipment 7 as an ON state.

[0055] Moreover, in this operation gestalt, the semi-conductor substrate 6 (it is hereafter called a substrate 6 for short) by which a chuck is carried out to this electrostatic chuck equipment 1 shall consist of insulator layer 6b prepared in the rear-face side of substrate body 6a formed from Si, and this substrate body 6a, as shown in drawing 1 .

[0056] Next, the chuck of the substrate 6 by the electrostatic chuck equipment 1 of this operation gestalt and the structure of the discharge are explained. In the following explanation, magnitude of each volume resistivity (rate of internal resistance) of insulator layer 6b and substrate body 6a is set to R_2 and R_3 , as shown in drawing 2 (a). Moreover, magnitude of the volume resistivity (rate of internal resistance) which met in the direction of a field of a dielectric layer 2 is set to R_1 , and magnitude of the volume resistivity (rate of internal resistance) which met in the thickness direction of a dielectric layer 2 is set to r_1 .

[0057] First, the electrical potential difference of $-V_1$ is impressed to two electrodes 3a and 3b by two DC power supplies 4a and 4b, respectively. Therefore, the electrostatic chuck equipment 1 of this operation gestalt is used as an acyclic type. As mentioned above, while being formed of the member with the rate of internal resistance lower than a dielectric layer 2, the touch-down member 5 grounded is formed in the interior of a dielectric layer 2.

[0058] Thereby, as the electrostatic chuck equipment 1 of this operation gestalt is shown in drawing 2 (a), the touch-down member 5, a dielectric layer 2, insulator layer 6b, substrate body 6a, insulator layer 6b, a dielectric layer 2, and the energization path 8 of the potential difference V_1 in which a current can flow in the sequence of Electrodes 3a and 3b, i.e., an electric closed circuit, can be formed. In this case, the equal circuit of the

electric closed circuit 8 including the substrate 6 of the electrostatic chuck 11 can be shown like drawing 2 (a). According to the electrostatic chuck equipment 1 of this operation gestalt, it can form, without causing plasma discharge for the electric closed circuit 8 which was able to be formed in the interior of a dielectric layer 2 and a substrate 6, only when plasma discharge is caused in the conventional acyclic type electrostatic chuck. Therefore, according to this electrostatic chuck equipment 1, in spite of being an acyclic type, the electric closed circuit 8 can be formed with the interior of the touch-down member 5, a dielectric layer 2, and a substrate 6, and Electrodes 3a and 3b, without causing plasma discharge. Moreover, in this electrostatic chuck equipment 1, it can be regarded as the condition that two-piece parallel connection of the electric closed circuit 8 of the same configuration was carried out substantially, according to the symmetrical geometric structure mentioned above.

[0059] When the Johnson Ra Bec current flows to two electric closed circuits 8, as shown in drawing 2 (b), inside the surface 2a side of a dielectric layer 2, the same polar minus charge as the electrical potential difference impressed to each electrodes 3a and 3b is poured into the location which counters each electrodes 3a and 3b equally

[abbreviation] and so much, and is accumulated in it. the location where the minus charge was accumulated also in the rear-face side of substrate body 6a which is the rear-face side of a substrate 6, and the interior of the surface 2a side of a dielectric layer 2 or the interior of insulator layer 6b with it, and the location which counters -- these minus charge and abbreviation -- a comparable quantity of a plus charge is poured in equally [abbreviation] and so much, and is accumulated. Thus, the reverse sense and the charge of a single (the same) polarity are accumulated in a dielectric layer 2 and the rear-face side of substrate body 6a and the interior of insulator layer 6b, respectively, and are distributed over them. If it explains more concretely, since heights will serve as a component of the electric closed circuit 8 where the insulator layer 6 which is the rear-face side of a substrate 6 is contacted, and the Johnson Ra Bec current flows among the minute irregularity of a large number currently formed on surface 2a of a dielectric layer 2, a minus charge is not accumulated here. That is, a minus charge is accumulated near a crevice so much among the minute irregularity of a large number currently formed on surface 2a of a dielectric layer 2. In connection with this, a plus charge is accumulated in the location which counters the minute crevice of a large number currently formed the rear-face side of substrate body 6a, and on surface 2a of the dielectric layer 2 of an insulator layer 6 so much.

[0060] As explained above, when the Johnson Ra Bec current flows to the electric closed

circuit 8 formed in the interior, according to the electrostatic chuck equipment 1 of this operation gestalt, it will be in having formed many minute and mass capacitance substantially among these both, and the same condition by dielectric layer 2 side, rear-face side [of substrate body 6a], and insulator layer 6b. Thereby, among a lot of plus charges and minus charges which were accumulated in the two poles of each [these] capacitance, strong Coulomb force, i.e., the Johnson Ra Bec force, occurs. Therefore, according to the electrostatic chuck equipment 1 of this operation gestalt, in spite of not causing plasma discharge irrespective of the magnitude of the volume resistivity of a dielectric layer 2, it can be set as an acyclic type and the strong chuck force can be acquired using the Johnson Ra Bec force. Thereby, electrostatic chuck equipment 1 can carry out the chuck of the substrate 6 by the strong chuck force, and can be made to stick it to a dielectric layer 2. In this condition, various processings are performed to a substrate 6 so that it may mention later.

[0061] After predetermined processing is performed to a substrate 6, each electrodes 3a and 3b are made to reverse a polarity, respectively, and the electrical potential difference impressed previously and the electrical potential difference of $+V_1$ with the same absolute value of magnitude are impressed to them. That is, by two DC power supplies 4a and 4b as an electrical-potential-difference impression means, as shown in drawing 2 (c), the electrical potential difference of V_1 of the respectively same, polar and same electrical-potential-difference value is impressed to each electrodes 3a and 3b. With the sense passed to it by this when carrying out the chuck of the substrate 6 previously to each electric closed circuit 8, the Johnson Ra Bec current flows to the reverse sense. As shown in drawing 2 (c), with the charge accumulated previously, in each electrode 3a and near 3b, the charge of reversed polarity is poured into surface 2a side [inside a dielectric layer 2], rear-face side [of substrate body 6a], and insulator layer 6b, respectively, and is accumulated in it by the Johnson Ra Bec current of this reverse sense.

[0062] In each electrode 3a and near 3b, a plus charge is newly accumulated respectively equally [a minus charge / abbreviation] in rear-face side [of substrate body 6a], and insulator layer 6b by the Johnson Ra Bec current of the reverse sense, and, specifically, is newly distributed over the surface 2a side inside a dielectric layer 2 according to it again. The plus charge accumulated in each electrode 3a and near 3b by this before having an opposite polarity mutually, and the minus charge accumulated in behind join together and disappear. Under the present circumstances, by adjusting suitably the time amount which impresses reverse voltage so that the amount of the minus charge accumulated after the amounts of the plus charge accumulated before and these charges had reversed

polarity may turn into the respectively same amount, as shown in drawing 2 (d), most charges accumulated in each interior of a dielectric layer 2, substrate body 6a, and insulator layer 6b can be extinguished. When each [these] charge almost disappears, each DC power supplies 4a and 4b are electrically separated from each electrodes 3a and 3b, and impression of the electrical potential difference to each electrodes 3a and 3b is stopped. Thereby, since a dielectric layer 2 and a substrate 6 are held at the condition of having been electrically returned to the neutrality condition, respectively, residual charge hardly exists but can be smoothly conveyed to other equipments which remove a substrate 6 very easily and do not illustrate it from a dielectric layer 2.

[0063] As explained above, in spite of being able to acquire the strong chuck force using the Johnson Ra Bec force according to the electrostatic chuck equipment 1 of this operation gestalt, there is almost no possibility that residual charge may arise in a dielectric layer 2 and a substrate 6. While being able to perform each processing to a substrate 6 in the proper condition by this, the electrified particle which is not illustrated can improve the quality of the substrate 6 produced using this electrostatic chuck equipment 1 since a possibility that the dust which is not illustrated may occur (raising dust) can be controlled very well, as a result can improve the yield, and productive efficiency can be gathered.

[0064] Although it considered as the configuration grounded by contacting directly insulator layer 6b in which the substrate 6 is formed at the rear-face side to the touch-down member 5 in the electrostatic chuck equipment 1 of this operation gestalt as shown in drawing 1 and drawing 2 (a) - (d) and drawing 3 (a), and (b) As shown in drawing 4 (a), (b), and drawing 5 (a) and (b), it does not matter as a configuration which insulator layer 6b and the touch-down member 5 are indirectly contacted through a dielectric layer 2, and grounds them. This is because leakage current flows also to the interior of a dielectric layer 2 and a new electric closed circuit can be formed in it. It is desirable to arrange arrangement of the touch-down member 5 especially, so that the center section of electrostatic chuck equipment 1, i.e., the center section of the substrate 6 in contact with this electrostatic chuck equipment 1, may be countered. Because, since the center section of a substrate 6 is a part with few yields of the dust by heat telescopic motion of substrate 6 the very thing, even when the chuck of this center section is carried out, and even when the electrified dust in the touch-down member 5 top can be lessened and a charge remains to the upper substrate 6 of the touch-down member 5, it is because most fear of the dust adsorption by the substrate 6 can be abolished.

[0065] Moreover, as shown in drawing 6 (a) and (b), it does not matter as a configuration

which was made to vacate and estrange slight spacing and prepared mutually the touch-down member 5 and insulator layer 6b. If these both distance is fully near even if space is vacant as for this between the touch-down member 5 and insulator layer 6b, it is because tunnel current flows to the space and an electric closed circuit is formed in it. Moreover, when the space between the touch-down member 5 and insulator layer 6b is large, in order to form a capacitor at the both ends of this space, an electric closed circuit is materialized. Furthermore, as shown in drawing 6 (b), gas with sufficient heat-conduction effectiveness like for example, helium gas as a medium which raises heat-conduction effectiveness in the clearance may be introduced using the clearance between the touch-down member 5 and insulator layer 6b, and thermal conductivity may be raised. As mentioned above, since the chuck force is strength, when this electrostatic chuck equipment 1 has processed to the substrate 6, a possibility that gas may begin to leak from between a dielectric layer 2 and insulator layer 6b, and this may become the hindrance of processing does not almost have it.

[0066] Moreover, the electrode 3 and the touch-down member 5 with which the electrostatic chuck equipment 1 of this operation gestalt is equipped can be set as respectively various configurations and the numbers, as shown in drawing 3 - drawing 6 . When a dielectric layer 2 is formed so that the plane view may become circular, as it is shown in drawing 3 , drawing 5 , and drawing 6 , an electrode 3 and the touch-down member 5 may be arranged so that it may become concentric circular mutually. In drawing 3 (a) and (b), the case where it prepares so that an electrode 3 and the touch-down member 5 may be formed in a circular ring configuration and it may become concentric circular except for the touch-down member 5 of a center section is shown, and the case where an electrode 3 and the touch-down member 5 are formed so that one piece may become concentric circular at a time, respectively is shown in drawing 5 (a), (b), and drawing 6 (a) and (b). Moreover, in drawing 4 (a) and (b), while forming an electrode 3 and one touch-down member 5 at a time in the shape of spiral shape, respectively, the case where it has arranged so that these electrodes 3 and the touch-down member 5 may be located by turns along the direction of a path of a dielectric layer 2 is shown. In addition, in drawing 3 (a), (b) - drawing 6 (a), and (b), although the condition that the substrate 6 had stuck to the dielectric layer 2 was illustrated in each (b), in order to make a drawing legible, illustration of a substrate 6 was omitted by each (a). It illustrated as what is set as the condition that the electrode 3 and the touch-down member 5 were grounded by each (b) with it in drawing 3 (a), (b) - drawing 6 (a), and (b). [0067] As explained above, in the electrostatic chuck equipment 1 of this operation

gestalt, it can be beforehand set as a desirable condition according to the arrangement condition of the electrode 3 with which this is equipped, and the touch-down member 5, a configuration and the number, the processing that gives the resistivity of the touch-down member 5 etc. further to a substrate 6. The magnitude of the Johnson Ra Bec current mentioned above, as a result the amount of the charge poured into the interior, such as a dielectric layer 2 and insulator layer 6b, according to this Johnson Ra Bec current can be set as predetermined magnitude and a predetermined amount by the ability setting beforehand the resistivity of the arrangement condition of an electrode 3 and the touch-down member 5, a configuration, the number, and the touch-down member 5 etc. as a desirable condition. namely, the chuck force of this electrostatic chuck equipment 1 -- or power consumption etc. can be suitably set as a desirable condition. Therefore, residual charge can apply this electrostatic chuck equipment 1 to various processors together with the hardly produced description irrespective of the class of processing performed to a substrate 6 while it can use the powerful Johnson Ra Bec force, without causing plasma discharge, as mentioned above. For example, concomitant use with plasma discharge can carry out the chuck of the substrate 6 in the proper condition also in membrane formation processes, such as difficult sputtering.

[0068] (The 2nd operation gestalt) Next, the electrostatic chuck equipment 11 concerning the gestalt of operation of the 2nd of this invention is explained based on drawing 7 and drawing 8 R> 8.

[0069] The point which is using plasma discharge together differs from the electrostatic chuck equipment 1 of the 1st operation gestalt, and other configurations, an operation, and the effectiveness of the electrostatic chuck equipment 11 of this 2nd operation gestalt are the same while the touch-down condition of the touch-down member 5 which this possesses differs from the touch-down condition of the touch-down member 5 which the electrostatic chuck equipment 1 of the 1st operation gestalt mentioned above possesses. Therefore, while explaining the different part, the same sign is attached about the same component as the 1st operation gestalt mentioned above, and the explanation is omitted.

[0070] As shown in drawing 7 R> 7, it uses the energization condition of setup 5, i.e., a touch-down member, for an OFF state, the electrostatic chuck equipment 11 of this operation gestalt setting up the energization condition in switch equipment 7 as an OFF state, and setting up. Moreover, in case this is used for the electrostatic chuck equipment 11 of this operation gestalt, it generates the plasma discharge 12 above a substrate 6.

[0071] Hereafter, the chuck of the substrate 6 by the electrostatic chuck equipment 11 of

this operation gestalt and the structure of the discharge are explained like the explanation about the chuck of the substrate 6 by the electrostatic chuck equipment 1 of the 1st operation gestalt mentioned above, and the structure of the discharge, referring to drawing 8 (a) - (d).

[0072] Like the electrostatic chuck equipment 1 of the 1st operation gestalt, as shown in drawing 8 (a), the electrical potential difference of $-V_1$ is impressed to two electrodes 3a and 3b by two DC power supplies 4a and 4b, respectively. Therefore, the electrostatic chuck equipment 11 of this operation gestalt as well as the electrostatic chuck equipment 1 of the 1st operation gestalt is used as an acyclic type. If the plasma discharge 12 is caused above a substrate 6, holding the energization condition of the touch-down member 5 to an OFF state, an electric closed circuit 13 which is different in an electric closed circuit 8 which was formed with the electrostatic chuck equipment 1 and the substrate 6 of the 1st operation gestalt, and which is called the touch-down member 5, a dielectric layer 2, insulator layer 6b, substrate body 6a, insulator layer 6b, a dielectric layer 2, and Electrodes 3a and 3b will be formed.

[0073] If it explains in detail, substrate 6 self will serve as negative potential ($-V_{dc}$) to the plasma discharge 12 by having caused the plasma discharge 12 in the upper part of a substrate 6 with the electron accumulated during the plasma discharge 12. Moreover, as mentioned above, the electrical potential difference of $-V_1$ is beforehand impressed to each electrodes 3a and 3b, respectively. Thereby, as for both ($V_1 - V_{dc}$) the potential difference between each electrodes 3a and 3b and the plasma discharge 12 through a dielectric layer 2 and a substrate 6, the absolute value becomes. Then, two electric closed circuits 13 as a new energization path of each electrodes 3a and 3b, a dielectric layer 2 (volume resistivity r_1), insulator layer 6b, substrate body 6a, the plasma discharge 12, and the touch-down part 14 are formed between each electrodes 3a and 3b and the plasma discharge 12. In this case, the equal circuit of two electric closed circuits 13 including the substrate 6 of the electrostatic chuck 11 can be shown like drawing 8 (a).

[0074] When the Johnson Ra Bec current flows to two electric closed circuits 13, as shown in drawing 8 (b), inside the surface 2a side of a dielectric layer 2, the same polar minus charge as the electrical potential difference impressed to each electrodes 3a and 3b is poured into the location which counters each electrodes 3a and 3b equally

[abbreviation] and so much, and is accumulated in it. the location where the minus charge was accumulated also in the rear-face side of substrate body 6a which is the rear-face side of a substrate 6, and the interior of the surface 2a side of a dielectric layer 2 or the interior of insulator layer 6b with it, and the location which counters -- these minus

charge and abbreviation -- a comparable quantity of a plus charge is poured in equally [abbreviation] and so much, and is accumulated. Thus, the reverse sense and the charge of a single (the same) polarity are accumulated in a dielectric layer 2 and the rear-face side of substrate body 6a and the interior of insulator layer 6b, respectively, and are distributed over them. Therefore, the strong chuck force can be acquired using the Johnson Ra Bec force. Thereby, electrostatic chuck equipment 11 can carry out the chuck of the substrate 6 by the strong chuck force, and can be made to stick it to a dielectric layer 2. In this condition, various processings are performed to a substrate 6 so that it may mention later.

[0075] After predetermined processing is performed to a substrate 6, while stopping the plasma discharge 12, each electrodes 3a and 3b are made to reverse a polarity, respectively, and the electrical potential difference impressed previously and the electrical potential difference of V1 with the same absolute value of magnitude are impressed to them. That is, as it is shown in drawing 8 (c) by two DC power supplies 4a and 4b as an electrical-potential-difference impression means, using switch equipment 7 as an ON state, the electrical potential difference of +V1 of the respectively same, polar and same electrical-potential-difference value is impressed to each electrodes 3a and 3b. With the sense passed to it by this when carrying out the chuck of the substrate 6 previously to each electric closed circuit 13, the Johnson Ra Bec current flows to the reverse sense. As shown in drawing 8 (c), in each electrode 3a and near 3b, a plus charge is newly accumulated respectively equally [a minus charge / abbreviation] in rear-face side [of substrate body 6a], and insulator layer 6b by the Johnson Ra Bec current of this reverse sense, and is newly distributed over the surface 2a side inside a dielectric layer 2 according to it again. The plus charge accumulated in each electrode 3a and near 3b by this before having an opposite polarity mutually, and the minus charge accumulated in behind join together and disappear.

[0076] Under the present circumstances, by adjusting suitably the time amount which impresses reverse voltage so that the amount of the minus charge accumulated after the amounts of the plus charge accumulated before and these charges had reversed polarity may turn into the respectively same amount, as shown in drawing 8 (d), most charges accumulated in each interior of a dielectric layer 2, substrate body 6a, and insulator layer 6b can be extinguished. When each [these] charge almost disappears, each DC power supplies 4a and 4b are electrically separated from each electrodes 3a and 3b, and impression of the electrical potential difference to each electrodes 3a and 3b is stopped.

[0077] Although the electrostatic chuck equipment 11 of this 2nd operation gestalt is the

same as the electrostatic chuck equipment 1 of the 1st operation gestalt except the point of having explained above and the technical problem of this invention is solvable of course Since the same polar electrical potential difference is impressed so that the touch-down member 5 may not be grounded under the environment where the plasma discharge 12 was generated and it may become electrostatic chuck equipment of an acyclic type as mentioned above, it excels in respect of the following.

[0078] In the electrostatic chuck equipment 11 of this operation gestalt, since the plasma discharge 12 was caused above the substrate 6 as mentioned above, a substrate 6 serves as negative potential ($-V_{dc}$) by electronic are recording. However, as it differs in the electrostatic chuck 101 of a bipolar type explained in the conventional technique and is shown in drawing 8 (a), with the electrostatic chuck equipment 11 of this invention, the electrical potential difference of a single polarity and this ** is impressed to each electrodes 3a and 3b, and it uses for them as electrostatic chuck equipment 11 of an acyclic type. Thereby, the potential difference between each electrodes 3a and 3b and a substrate 6 hardly changes with locations, but is abbreviation regularity in ($V_1 - V_{dc}$). That is, in the electrostatic chuck equipment 11 of this operation gestalt, it differs in the electrostatic chuck 101 of the bipolar type shown in drawing 13 (b), and a possibility of inclining by the location does not almost have the quantity of the charge of the plus accumulated into a dielectric layer 2 and a substrate 6, and minus. Therefore, after stopping the plasma discharge 12, when the electrical potential difference of reversed polarity is impressed by suitable time amount, as are shown in drawing 8 (c), and it is indicated in drawing 8 (d) as the time of carrying out the chuck of the substrate 6 to each electrodes 3a and 3b, most charges accumulated into a dielectric layer 2 and a substrate 6 in each electrode 3a and near 3b can be extinguished altogether. Thereby, since a dielectric layer 2 and a substrate 6 are held at the condition of having been electrically returned to the neutrality condition, respectively, residual charge hardly exists but can be smoothly conveyed to other equipments which remove a substrate 6 very easily and do not illustrate it from a dielectric layer 2.

[0079] When the plasma discharge 12 is caused and this is used together, the background of a substrate 6 may be grounded, but since the electric closed circuit 13 is formed through the plasma discharge 12, it is not necessary to ground the background of a substrate 6. Therefore, in the electrostatic chuck equipment 11 of this operation gestalt, as shown in drawing 7 and drawing 8, when the plasma discharge 12 was caused above a substrate 6, the energization condition in switch equipment 7 was set as the OFF state, and the touch-down member 5 contacted on the background of a substrate 6 was

opened wide. In such a case, what is necessary is to switch from the outside of the processing room 18 with which the semi-conductor processor 15 is equipped and which has vacuum devices, for example, to operate equipment 7, and just to consider as a setup which can switch the energization condition of the touch-down member 5 in switch equipment 7, in case it attaches in the semi-conductor processor 15 which mentions this electrostatic chuck equipment 11 later and actually uses.

[0080] As explained above, without completely changing those configurations, the electrostatic chuck equipment 1 of the 1st operation gestalt and the electrostatic chuck equipment 11 of this operation gestalt are switched according to the existence of the plasma discharge 12, only switch the energization condition in equipment 7, and can make it a setup suitable for the chuck of a substrate 6, and its discharge. That is, while there is almost no possibility that residual charge may arise irrespective of the existence of the polarity of the magnitude of the volume resistivity of a dielectric layer 2 and the electrical potential difference impressed to each electrodes 3a and 3b and magnitude, and the plasma discharge 12 according to the electrostatic chuck equipments 1 and 11 concerning this invention, the strong chuck force can be acquired using the Johnson Ra Bec force. Moreover, since structure is simple, the electrostatic chuck equipments 1 and 11 cannot cause fault easily, and they are long lasting.

[0081] Next, the semi-conductor processor 15 equipped with the electrostatic chuck equipment 1 of the 1st operation gestalt mentioned above or the electrostatic chuck equipment 11 of the 2nd operation gestalt and the semi-conductor art using this semi-conductor processor 15 are explained based on drawing 9 .

[0082] This semi-conductor processor 15 possesses the electrostatic chuck equipment 11 of the 2nd operation gestalt, the substrate supporting structure 17 which has the substrate attaching part 16 in which electrostatic chuck equipment 11 is formed, and the processing room 18 where predetermined processing is performed to a substrate 6, as shown in drawing 9 . This semi-conductor processor 15 is explained in the following explanation as a semi-conductor processor 15 using plasma discharge for plasma CVD, although it can use for various kinds of semiconductor device manufacture processes, such as RIE (reactive ion etching), sputtering, or CVD (chemical vapor deposition).

[0083] The processing room 18 is formed of the casing 19 made from stainless steel. On [of the processing room 18] the interior, while RF electrode 20 for causing plasma discharge is arranged, among those while electrostatic chuck equipment 11 is formed in the section bottom, the substrate attaching part 16 of the susceptor 17 as the substrate supporting structure which holds the substrate 6 in the condition that electrostatic chuck

equipment 11 carried out the chuck, in the proper condition is arranged so that it may counter with RF electrode 20. It is formed and the substrate attaching part 16 and RF electrode 20 are arranged so that the respectively mutual field which counters each other may become parallel. RF electrode 20 is connected to RF generator 21 prepared in the exterior of the processing room 18. This RF electrode 20 is opened for free passage by the gas transfer unit 24 through the gas supply line 22 and the closing motion valve 23 while it has the cavity in that interior. Moreover, many gas diffusers 25 for blowing off towards the front face of the substrate 6 with which the chuck of RF electrode 20 was carried out to electrostatic chuck equipment 11 in the reactant gas (material gas) which consists of predetermined components, such as SiNx sent from a gas transfer unit 24, as it is indicated in the side face in which it counters as the electrostatic chuck equipment 11 by the drawing 9 solid line arrow head are formed.

[0084] The substrate attaching part 16 of a susceptor 17 is formed in a monotonous configuration, and is arranged inside the processing room 18, and electrostatic chuck equipment 11 is attached in this bottom. Moreover, cooling-system 27b, such as heating apparatus 27a, such as a hot plate (heater plate), or a cooling plate, is attached in the interior of this substrate attaching part 16 as a substrate temperature setting device for setting the temperature of the substrate 6 by which the chuck was carried out to electrostatic chuck equipment 11 as the predetermined value suitable for plasma-CVD processing, and holding it. Moreover, it connects with the rotation drive motor 28 formed in the exterior of the processing room 18, and a susceptor 17 can rotate a substrate 6 electrostatic chuck equipment 11 and the whole substrate attaching part 16 so that a thin film may be formed on the front face of a substrate 6 during plasma-CVD processing at homogeneity.

[0085] Moreover, the processing room 18 is opened for free passage by the vacuum pump 30 through the exhaust pipe 29 and the closing motion valve 23.

[0086] In case film production processing is performed to the substrate 6 by which the chuck was carried out to electrostatic chuck equipment 11 by the plasma-CVD method, as the closing motion valve 23 is opened, a vacuum pump 30 is operated and a drawing 9 destructive line arrow head shows, air is extracted from the interior of the processing room 18, and the atmospheric pressure in the processing room 18 is beforehand set as the predetermined value suitable for plasma-CVD processing. Next, the closing motion valve 23 is opened, a gas transfer unit 24 is operated, while making reactant gas blow off above the front face of the substrate 6 by which the chuck was carried out to electrostatic chuck equipment 11, RF generator 21 is operated and plasma discharge is generated

above the front face of a substrate 6. Thereby, the thin film which consists of predetermined components, such as SiNx, is formed on the front face of a substrate 6. [0087] Since according to the semi-conductor processor 15 which consists of a configuration of having explained above the electrostatic chuck equipment 11 of the 2nd operation gestalt mentioned above is used in order to carry out the chuck of the substrate 6 and to hold it during plasma-CVD processing, a substrate 6 can be held using the strong Johnson Ra Bec force. Thereby, a substrate 6 can be extensively stuck to the dielectric layer 2 (the illustration is omitted in drawing 9.) of electrostatic chuck equipment 11. As a result, a substrate 6 can be indirectly stuck to heating apparatus 27a or cooling-system 27b through electrostatic chuck equipment 11 and the substrate attaching part 16 of a susceptor 17. Thereby, while being able to raise heating of a substrate 6 or cooling effectiveness remarkably, it is made to the temperature management (temperature control) nearby precision of a substrate 6.

[0088] Moreover, according to this semi-conductor processor 15, a substrate 6 can be substantially stuck to the dielectric layer 2 of electrostatic chuck equipment 11 extensively using the strong Johnson Ra Bec force. Therefore, there is almost no possibility that helium gas introduced between the substrate 6 and the dielectric layer 2 in order to gather the heat-conduction effectiveness explained in the conventional technique may begin to leak from between a substrate 6 and dielectric layers 2 inside the processing room 18 during plasma-CVD processing. Furthermore, since electrostatic chuck equipment 11 does not almost have a possibility that the residual charge after this carries out the chuck of the substrate 6 may arise, it does not almost have fear of dust generating by the electrification particle at the time of removing a substrate 6 from electrostatic chuck equipment 11 etc.

[0089] Thus, since a substrate 6 can be held in the proper condition according to the class of processing performed to this according to this semi-conductor processor 15 equipped with electrostatic chuck equipment 11, predetermined processing can be performed in the proper condition to a substrate 6. Therefore, the quality of the substrate 6 processed with this semi-conductor processor 15 is raised, and it can maintain to the level which carries out an abbreviation request.

[0090] In addition, according to the class of processing which this performs, the electrostatic chuck equipment 1 of the 1st operation gestalt may be used for this semi-conductor processor 15. Moreover, the electrical potential difference in which a seal of approval is carried out to each electrodes 3a and 3b of the electrostatic chuck equipments 1 and 11 by DC power supply 4 although illustration is omitted is a flume

which considers the polarity, an electrical-potential-difference value, impression time amount, etc. as the configuration which can be set up mutually-independent from the outside of the processing room 18 at every before each electrode 3a and 3b. Moreover, similarly illustration is a flume which also considers a contact condition with the substrate 6 of the touch-down member 5 of the electrostatic chuck equipments 1 and 11 or a non-contact condition and the touch-down condition of the substrate 6 through this touch-down member 5, or the condition of not grounding, mutually-independent from the outside of the processing room 18 as the configuration which can be set up at every before each electrode 3a and 3b although omitted. the class of processing [in / by this / the interior of the processing room 18] -- or according to the advance situation of processing, a substrate 6 can be easily set as the condition of having been suitable for processing. Therefore, while being able to plan upgrading of the substrate 6 processed easily, it can improve, as a result improvement in the productive efficiency of a substrate 6 can also plan the yield.

[0091] Next, the semiconductor fabrication machines and equipment 31 which have two or more semi-conductor processors 15, and the semi-conductor art using these semiconductor fabrication machines and equipment 31 are explained based on drawing 10 .

[0092] First, the outline of the configuration of semiconductor fabrication machines and equipment 31 is explained. these semiconductor fabrication machines and equipment 31 are shown in drawing 10 -- as -- the 1- it has the semi-conductor processors 15a-15d which the 4th mentioned above. Moreover, it connects with each semi-conductor processors 15a-15d, and the conveyance room 32 where conveyance of the substrate 6 between each semi-conductor processors 15a-15d is performed is established in semiconductor fabrication machines and equipment 31. The carrier robot as a transport device which conveys a substrate 6 and which does not illustrate is carried in the interior of this conveyance room 32. Moreover, in each semi-conductor processors 15a-15d, processing different, respectively is performed to a substrate according to a predetermined semi-conductor manufacture process.

[0093] Next, the outline of the semi-conductor art using these semiconductor fabrication machines and equipment 31 is explained.

[0094] As explained in the conventional technique, dust, such as particle which exfoliates from the rear-face side of the electrostatic chuck equipments 1 and 11 or a substrate 6, has the property in which it is charged. When PBN is used for a dielectric layer 2 (the illustration is omitted in drawing 10 .), it is easy to carry out forward electrification of the

PBN particle which exfoliated from the dielectric layer 2, and easy to tend carry out negative electrification of the SiO₂ particle which exfoliated from the rear-face side of a substrate 6. In 1st semi-conductor processor 15a, when it is used having impressed the forward electrical potential difference to each electrodes 3a and 3b (the illustration is omitted in drawing 1010 .), a substrate 6 is charged in negative. In this condition, the dust which carried out forward electrification adheres to the rear-face side of a substrate 6. In this case, the negative electrical potential difference which is reverse voltage previously is impressed to each electrodes 3a and 3b, adjusting impression time amount for an electrical potential difference so that electrification of a substrate 6 may next serve as abbreviation**0. Then, since Coulomb force is lost, the dust adhering to the rear-face side of a substrate 6 can be dropped.

[0095] Moreover, the time amount which impresses reverse voltage changes also with thickness of insulator layer 6b by the side of substrate 6 rear face, and when adjustment of impression time amount is difficult, it is used by 1st semi-conductor processor 15a, impressing a forward electrical potential difference, and it does not matter even if it adopts the approach of impressing the reverse voltage of a negative electrical potential difference by 2nd semi-conductor processor 15b. While the dielectric layer 2 of the electrostatic chuck equipments 1 and 11 which 1st semi-conductor processor 15a has is carrying out forward electrification, the substrate 6 conveyed from 1st semi-conductor processor 15a is carrying out negative electrification of it. Therefore, the dust which carried out forward electrification has adhered to the rear-face side of a substrate 6, and this dust is carried out out of 1st semi-conductor processor 15a with a substrate 6. Moreover, the dust which carried out negative electrification is left behind in the processing room 18 of 1st semi-conductor processor 15a.

[0096] The substrate 6 carried out of this 1st semi-conductor processor 15a is conveyed to 2nd semi-conductor processor 15b, and the chuck of the substrate 6 is carried out to the electrostatic chuck equipments 1 and 11 which 2nd semi-conductor processor 15b has. Under the present circumstances, if the negative charge which remained to the substrate 6 when the negative electrical potential difference of reverse voltage was impressed disappears to each electrodes 3a and 3b of the electrostatic chuck equipments 1 and 11 and it continues impressing the reverse voltage of a negative electrical potential difference as it is to them, a substrate 6 will serve as soon a case of 1st semi-conductor processor 15a with forward electrification at them. Moreover, in the processing room 18 of 2nd semi-conductor processor 15b, since there is no dust which carried out negative electrification even if a substrate 6 carries out forward electrification, there is no dust

adhering to the rear-face side of a substrate 6. Thus, when removing the dust which adhered to the rear-face side of a substrate 6 using the 1st and 2nd semi-conductor processors 15a and 15b, as for the impression time amount of the reverse voltage in 2nd semi-conductor processor 15b, adjusting for a long time is desirable. What is necessary is hereafter, just to repeat an activity with the 15 samed of 2nd semi-conductor processor 15b to the 4th semi-conductor processors.

[0097] The semi-conductor art using the semiconductor fabrication machines and equipment 31 explained above After contacting a substrate 6 to the dielectric layer 2 which the electrostatic chuck equipments 1 and 11 have, an electrical potential difference is impressed to two electrodes 3a and 3b by DC power supply 4. It is formed of a member with resistivity smaller than a dielectric layer 2. And by passing the Johnson Ra Bec current the electric closed circuits 8 and 13 being formed with the touch-down member 5 which it is contacted at the side in contact with the dielectric layer 2 of a substrate 6, and is prepared, a substrate 6, a dielectric layer 2, and each electrodes 3a and 3b Distribute an opposite polar charge over each of a dielectric layer 2 and a substrate 6 mutually, and the Johnson Ra Bec force produced among these charges is used. After performing predetermined processing to a substrate 6, making a substrate 6 hold to the electrostatic chuck equipments 1 and 11, By impressing a polar electrical potential difference opposite to the electrical potential difference impressed to each electrodes 3a and 3b when making a substrate 6 hold to the electrostatic chuck equipments 1 and 11 to each electrodes 3a and 3b using DC power supply 4 While canceling maintenance of the substrate 6 by the electrostatic chuck equipments 1 and 11 In case maintenance and its discharge of the substrate 6 by the electrostatic chuck equipments 1 and 11 are performed the number of times according to the routing counter of the processing performed to a substrate 6 It is characterized by impressing a polar electrical potential difference with the opposite electrical potential difference impressed to each electrodes 3a and 3b when making a substrate 6 hold to the electrostatic chuck equipments 1 and 11 in a front process to each electrodes 3a and 3b, in case a substrate 6 is made to hold to the electrostatic chuck equipments 1 and 11 in the following process.

[0098] Moreover, in order to control that dust occurs by heat telescopic motion of the substrate 6 in 2nd semi-conductor processor 15b, the temperature of the dielectric layer 2 of the electrostatic chuck equipments 1 and 11 of 2nd semi-conductor processor 15b is set as the same value as the temperature of the dielectric layer 2 of the electrostatic chuck equipments 1 and 11 of 1st semi-conductor processor 15a. When a temperature gradient is between a substrate 6 and a dielectric layer 2, a substrate 6 is in the condition

by which the chuck was carried out to the electrostatic chuck equipments 1 and 11, and carries out heat telescopic motion along these both contact surface. Under the present circumstances, when a substrate 6 and a dielectric layer 2 rub each other, among these both, much particle which exfoliated from the rear face and dielectric layer 2 of a substrate 6 occurs, and it becomes the cause of dust generating. Most dust generating by heat telescopic motion of the substrate 6 accompanying the temperature gradient between such a substrate 6 and each electrostatic chucks 1 and 11 can be abolished by setting the temperature of the dielectric layer 2 of the electrostatic chuck equipments 1 and 11 of 2nd semi-conductor processor 15b as the same value as the temperature of the dielectric layer 2 of the electrostatic chuck equipments 1 and 11 of 1st semi-conductor processor 15a.

[0099] Moreover, in 1st semi-conductor processor 15a and 2nd semi-conductor processor 15b, although the electrical potential difference impressed to each electrode 3a and 3b of each was made into forward and a negative electrical potential difference, respectively, of course, the effectiveness same also as negative and a forward electrical potential difference is acquired in these. Furthermore, when using two or more semi-conductor processors 15, in other semi-conductor processors 15 except the semi-conductor processor 15 used at the last of down stream processing, the electrical potential difference impressed to each of those electrodes 3a and 3b may be made forward, and a negative electrical potential difference may be impressed in each electrodes 3a and 3b of the last semi-conductor processor 15.

[0100] The semi-conductor art in this case performs predetermined processing to a substrate 6 in the semi-conductor art mentioned above, making a substrate 6 hold to the electrostatic chuck equipments 1 and 11. A polar electrical potential difference opposite to the polarity of the electrical potential difference impressed to each electrodes 3a and 3b when making a substrate 6 hold to the electrostatic chuck equipments 1 and 11, after this processing was completed While repeating the process of which it is impressed by each electrodes 3a and 3b using DC power supply 4, and maintenance of the substrate 6 by the electrostatic chuck equipments 1 and 11 is canceled two or more times according to the count of the processing performed to a substrate 6 The charge with which it is distributed over a dielectric layer 2 or a substrate 6 in case the total amount of the charge of each positive/negative distributed over the dielectric layer 2 or substrate 6 of all processes makes a substrate 6 hold to the electrostatic chuck equipments 1 and 11, In case maintenance of the substrate 6 by the electrostatic chuck equipments 1 and 11 is canceled, it is with the charge distributed over a dielectric layer 2 or a substrate 6, and it

is characterized by impressing an electrical potential difference to each electrodes 3a and 3b using DC power supply 4 so that it may offset each other.

[0101] Moreover, in these semiconductor fabrication machines and equipment 31, although illustration is omitted The electrical potential difference by which a seal of approval is carried out to each of those electrodes 3a and 3b by DC power supply 4 which the electrostatic chuck equipments 1 and 11 with which each semi-conductor processors 15a-15d are equipped have The flume which considers the polarity, an electrical-potential-difference value, impression time amount, etc. as the configuration which can be set up mutually-independent at every before each electrode 3a and 3b from the outside of the each semi-conductor processors [15a-15d] processing room 18. Moreover, similarly illustration is a flume which also considers a contact condition with the substrate 6 of the touch-down member 5 of the electrostatic chuck equipments 1 and 11 or a non-contact condition and the touch-down condition of the substrate 6 through this touch-down member 5, or the condition of not grounding, mutually-independent from the outside of the processing room 18 as the configuration which can be set up at every each electrode 3a and 3b although omitted.

[0102] Since each semi-conductor processors 15a-15d equipped with the electrostatic chuck equipments 1 and 11 mentioned above are used according to the semiconductor fabrication machines and equipment 31 explained above, while being able to control dust generating by residual charge very well, the substrate 6 processed with each semi-conductor processors 15a-15d can be conveyed smoothly. Therefore, while being able to improve the quality of the semiconductor device which is manufactured by these semiconductor fabrication machines and equipment 31 and which is not illustrated, the yield can be raised and productive efficiency can be raised.

[0103] In addition, the electrostatic chuck equipments 1 and 11 concerning this invention, the semi-conductor processor equipped with these electrostatic chuck equipments 1 and 11, the semiconductor fabrication machines and equipment that have this semi-conductor processor, and a semi-conductor art are not restrained by the gestalt of the 1st mentioned above and the 2nd operation. For example, although the electrostatic chuck equipments (method) 1 and 11 using the Johnson Ra Bec current were explained in full detail with the 1st and 2nd operation gestalt, in the electrostatic chuck of the conventional technique, the rate of internal resistance of a dielectric layer is high, and when the Johnson Ra Bec current does not flow (i.e., also when carrying out a chuck only by Coulomb force), there is a problem of residual charge. Therefore, it replaces with such an electrostatic chuck and, of course, there is effectiveness that the problem of

residual charge is solvable even if it uses the electrostatic chuck equipments 1 and 11 concerning this invention and the semi-conductor art using this etc.

[0104] Moreover, the electrostatic chuck equipments 1 and 11 can also be used not only as the acyclic type explained with the 1st and 2nd operation gestalt but as a bipolar type. In this case, what is necessary is just to make the polarity of the electrical potential difference impressed to each electrodes 3a and 3b into a polarity which is mutually different in every each electrode 3a and 3b, in case a substrate 6 is made to hold to the electrostatic chuck equipments 1 and 11. Moreover, as long as the installation location of each electrodes 3a and 3b is within the limits which can produce potential difference sufficient between a dielectric layer 2 and a substrate 6, it may be the rear-face 2b [not the interior of a dielectric layer 2 but] side of a dielectric layer 2. Furthermore, not only DC power supplies 4a and 4b but it combines with a rectifier etc. and an electrical-potential-difference impression means can use AC power supply.

[0105]

[Effect of the Invention] Since a current can be passed between the semi-conductor substrates which contact a dielectric layer and this and are arranged according to the electrostatic chuck equipment concerning this invention, the strong chuck force can be acquired irrespective of the polarity of the magnitude of the volume resistivity of a dielectric layer, and applied voltage, magnitude, and the existence of plasma discharge. Moreover, most residual charge inside [each] a dielectric layer and a semi-conductor substrate can be extinguished by passing a current to the reverse sense.

[0106] Moreover, since a semi-conductor substrate can be held in the proper condition irrespective of the environment of the processing performed to a semi-conductor substrate using electrostatic chuck equipment according to the semi-conductor processor concerning this invention, predetermined processing can be performed in the proper condition to a semi-conductor substrate. Moreover, by passing a current to the reverse sense at electrostatic chuck equipment, most residual charge inside [each] a dielectric layer and a semi-conductor substrate can be extinguished, and a semi-conductor substrate [finishing / processing] can be smoothly removed from electrostatic chuck equipment. Therefore, according to the semi-conductor processor of this invention, a substrate can be smoothly processed in the proper condition.

[0107] Moreover, since the semi-conductor substrate during each processing can be smoothly conveyed while according to the semiconductor fabrication machines and equipment concerning this invention being able to hold a semi-conductor substrate in the proper condition using electrostatic chuck equipment and being able to perform

predetermined processing in the proper condition to a semi-conductor substrate irrespective of the environment of the processing performed to a semi-conductor substrate, or its routing counter, the yield of the semiconductor device manufactured by these semiconductor fabrication machines and equipment can be improved, and productive efficiency can be raised. Moreover, according to the semi-conductor art concerning this invention, an electrical potential difference is impressed to the electrostatic chuck electrode which electrostatic chuck equipment possesses. By forming an electric closed circuit from the semi-conductor substrate which contacts this electrostatic chuck electrode, a dielectric layer, an energization path member, and a dielectric layer, and is arranged Since a semi-conductor substrate can be made to hold to electrostatic chuck equipment using the Coulomb force which an opposite polar charge is mutually distributed over each of a dielectric layer and a semi-conductor substrate, and is produced among these charges A semi-conductor substrate can be held in the proper condition by the strong chuck force irrespective of the polarity of the magnitude of the volume resistivity of a dielectric layer, and applied voltage, magnitude, and the existence of plasma discharge. Moreover, by impressing an electrical potential difference to the reverse sense, most residual charge inside [each] a dielectric layer and a semi-conductor substrate is extinguished, and maintenance of the semi-conductor substrate by electrostatic chuck equipment can be canceled.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-270682
(P2002-270682A)

(43) 公開日 平成14年9月20日 (2002.9.20)

(51) Int.Cl. ⁷	識別記号	F I	テ-リ-ト* (参考)
H 0 1 L 21/68		H 0 1 L 21/68	R 3 C 0 1 6
C 2 3 C 14/50		C 2 3 C 14/50	A 4 K 0 2 9
	16/458		4 K 0 3 0
H 0 1 L 21/31		H 0 1 L 21/31	B 5 F 0 3 1
// B 2 3 Q 3/15		B 2 3 Q 3/15	D 5 F 0 4 5
審査請求 未請求 請求項の数15 O L (全 19 頁)			

(21) 出願番号 特願2001-71065(P2001-71065)

(22) 出願日 平成13年3月13日 (2001.3.13)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 和田 純一

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72) 発明者 和田 敦子

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

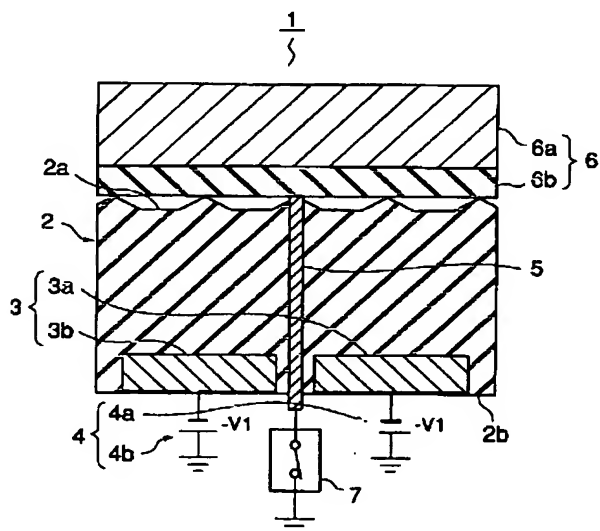
最終頁に続く

(54) 【発明の名称】 静電チャック装置および半導体処理装置ならびに半導体製造装置および半導体処理方法

(57) 【要約】

【課題】誘電体層の体積抵抗率の大きさ、印加電圧の極性および大きさ、およびプラズマ放電の有無に拘らず、残留電荷が生じるおそれが殆どないとともに、強いチャック力を得ることができる静電チャック装置を提供する。

【解決手段】半導体基板6が接触する誘電体層2、誘電体層2の内部に基板6が配置される側から離されて設けられる2個の静電チャック電極3a、3b、各電極3a、3bに電圧を印可する2個の直流電源4a、4b、誘電体層2より抵抗率の小さい部材によって形成され、基板6の誘電体層6に接触する側に接触して設けられている接地部材5で静電チャック装置1、11を構成する。各電極3a、3b、誘電体層2、基板6、接地部材5で形成される電気的閉回路8にジョンソン・ラーベック電流を流し、誘電体層2および基板6に互いに反対の極性の電荷を蓄積させてジョンソン・ラーベック力を発生させる。



【特許請求の範囲】

【請求項1】半導体基板が接触可能に配置される誘電体層と、

この誘電体層に前記半導体基板が配置される側から離されて設けられる1個ないしは複数個の静電チャック電極と、

前記誘電体層に接触して、かつ、前記半導体基板の前記誘電体層に接触する側に接触、または僅かな間隔を空けて設けられる通電経路部材と、

を具備するとともに、前記静電チャック電極に電圧を印加することにより、前記誘電体層とこの誘電体層に接触して配置された前記半導体基板との間に電位差を生じさせて、前記静電チャック電極、前記誘電体層、前記半導体基板、および前記通電経路部材から電気的閉回路を構成することを特徴とする静電チャック装置。

【請求項2】前記通電経路部材は、前記誘電体層より抵抗率の小さい部材によって形成されていることを特徴とする請求項1に記載の静電チャック装置。

【請求項3】前記静電チャック電極は、これに印加する電圧の極性を切り換え可能であるとともに、前記電圧の大きさを所定の値に設定できる電圧印加手段に接続されていることを特徴とする請求項1または2に記載の静電チャック装置。

【請求項4】前記静電チャック電極は、互いに独立に複数個設けられているとともに、これら各静電チャック電極に印加される電圧の極性および大きさは、前記各静電チャック電極ごとに互いに独立に設定可能であることを特徴とする請求項1～3のうちのいずれか1項に記載の静電チャック装置。

【請求項5】前記通電経路部材は、前記半導体基板との接触状態または非接触状態を切り換え可能に設けられていることを特徴とする請求項1～4のうちのいずれか1項に記載の静電チャック装置。

【請求項6】前記通電経路部材は、これを介した前記半導体基板の接地状態または非接地状態を切り換え可能に設けられていることを特徴とする請求項1～5のうちのいずれか1項に記載の静電チャック装置。

【請求項7】請求項1～6のうちのいずれか1項に記載の静電チャック装置と、

この静電チャック装置が設けられる基板保持部を有する基板保持装置と、

この基板保持装置が収容されるとともに、前記静電チャック装置に保持された前記半導体基板に所定の処理を施すための処理室と、

を具備することを特徴とする半導体処理装置。

【請求項8】請求項7に記載の半導体処理装置が複数個設けられているとともに、これら各半導体処理装置の間における前記半導体基板の搬送が行われる搬送室が前記各半導体処理装置に連結されて設けられていることを特徴とする半導体製造装置。

【請求項9】半導体基板が接触可能に配置される誘電体層と、

この誘電体層に前記半導体基板が配置される側から離されて設けられる1個ないしは複数個の静電チャック電極と、

前記誘電体層に接触して、かつ、前記半導体基板の前記誘電体層に接触する側に接触、または僅かな間隔を空けて設けられる通電経路部材と、

を具備する静電チャック装置の前記誘電体層に前記半導体基板を接触させた後、前記静電チャック電極に電圧を印加して前記誘電体層とこの誘電体層に接触して配置された前記半導体基板との間に電位差を生じさせ、前記静電チャック電極、前記誘電体層、前記半導体基板、および前記通電経路部材から構成される電気的閉回路を形成することによって、前記誘電体層および前記半導体基板のそれぞれに互いに反対の極性の電荷を分布させ、これらの電荷同士の間を生じるクーロン力を利用して、前記静電チャック装置に前記半導体基板を保持させることを特徴とする半導体処理方法。

【請求項10】前記静電チャック装置に前記半導体基板を保持させた後、前記半導体基板を前記静電チャック装置に保持させる際に前記静電チャック電極に印加した電圧とは反対の極性の電圧を、前記静電チャック電極に印加することによって、前記静電チャック装置による前記半導体基板の保持を解除することを特徴とする請求項9に記載の半導体処理方法。

【請求項11】前記静電チャック装置による前記半導体基板の保持およびその解除を複数回繰り返すとともに、前回において前記静電チャック装置に前記半導体基板を保持させる際に前記静電チャック電極に印加した電圧とは反対の極性の電圧を、次回において前記静電チャック装置に前記半導体基板を保持させる際に前記静電チャック電極に印加することを特徴とする請求項10に記載の半導体処理方法。

【請求項12】前記静電チャック装置による前記半導体基板の保持およびその解除を複数回繰り返すとともに、これらすべての回を通じて前記静電チャック装置に前記半導体基板を保持させる際に前記誘電体層に分布される一方の極性の電荷の総量と、前記保持を解除する際に前記誘電体層に分布される他方の極性の電荷の総量とが互いに等しくなるように前記静電チャック電極に電圧を印加することを特徴とする請求項10に記載の半導体処理方法。

【請求項13】前記通電経路部材を前記誘電体層より抵抗率の小さい部材によって形成して、前記通電経路部材にジョンソン・ラーベック電流を流すことを特徴とする請求項9～12のうちのいずれか1項に記載の半導体処理方法。

【請求項14】1個の前記静電チャック装置に対して前記静電チャック電極を互いに独立に複数個設けるととも

に、前記静電チャック装置に前記半導体基板を保持させる際に前記各静電チャック電極に印加する電圧の極性をすべて同一極性とすることを特徴とする請求項9～13のうちのいずれか1項に記載の半導体処理方法。

【請求項15】1個の前記静電チャック装置に対して前記静電チャック電極を互いに独立に複数個設けるとともに、前記静電チャック装置に前記半導体基板を保持させる際に前記各静電チャック電極に印加する電圧の極性を前記各静電チャック電極ごとにそれぞれ異なる極性とすることを特徴とする請求項9～13のうちのいずれか1項に記載の半導体処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体基板を例えば減圧下で加熱、あるいは冷却しつつ所定の処理を施す際に用いられる静電チャック装置、半導体処理装置、半導体製造装置、および半導体処理方法に関する。

【0002】

【従来の技術】近年、RIE（反応性イオンエッチング）、スパッタリング、あるいはCVD（化学気相成長）などの減圧下における半導体装置製造プロセス（以下、プロセスと略称する。）において、処理中の基板を保持する装置として、基板をサセプタに電気的に密着させる、いわゆる静電チャックが多用されている。静電チャックは、電極および誘電体層などから構成されており、誘電体層およびこれに接触して配置される基板にそれぞれ反対の極性の電荷を誘起（分布）させ、それらの電荷同士の間のクーロン力によって誘電体層と基板とを略均一に密着させるものである。

【0003】前記各プロセスでは、エッチング性能、あるいは成膜性能などを所定の水準に維持するためのパラメータとして、各プロセスを実行している間の基板の温度が重要であり、基板の温度を、予め設定されている各プロセスに適した所定の値に維持する必要がある。各プロセスチャンバ（以下、チャンバと略称する。）内に配置されているサセプタに静電チャックを取り付けて基板をチャックすることにより、誘電体層を介して基板をサセプタに略均一に密着させる。この状態において、サセプタの内部に設けられているヒータ板、あるいは冷却板によって、サセプタを介して基板を間接的に加熱、あるいは冷却する。基板と誘電体層とは略均一に密着しているため、基板全体は前記所定の設定温度に略均一に維持される。

【0004】静電チャックは基板を略均一に密着できるので、例えばクランプなどを用いて基板を部分的に把持して機械的にサセプタに密着させるのに比べて、摺りなどによる接触むらが殆どなく、基板全体の温度を略一定に保持し易い。また、クランプを介して放熱が起きるおそれもない。また、基板と誘電体層との間に熱伝導率を向上させるためのガスを導入した場合、ガスが漏れ出す

おそれが低いので、各プロセスの理想的な環境を妨げるおそれも低い。また、静電チャックは基板を機械的に直接触れないので、クランプと基板との間での摩擦によってパーティクルが発生するおそれが低い。

【0005】静電チャックは、その誘電体層の体積抵抗率の大きさによって、基板および誘電体層に電荷を誘起して蓄積する機構が異なっており、その機構は2種類に大別できる。誘電体層の体積抵抗率が十分大きい場合、静電チャック電極（以下、電極と称する。）と基板との間に流れるリーク電流は小さく、基板および誘電体層のそれぞれ電荷は分極によって発生する。この場合、各電荷の総量は、誘電体層の誘電率および誘電体層の厚さなどによって決まる。

【0006】これに対して、誘電体層の体積抵抗率が小さい場合、電極と基板との間に流れるリーク電流は大きくなる。このリーク電流はジョンソン・ラーベック電流と呼ばれ、基板内への電荷注入の役割を果たす。誘電体層上面（表面）には微小な凹凸があり、凸部では基板と接触するためにジョンソン・ラーベック電流が流れるが、凹部では電荷が蓄えられるので、クーロン力（静電気力）が働く。このクーロン力を、特にジョンソン・ラーベック力と称する。このジョンソン・ラーベック力が働く領域では、蓄積される電荷量が多く、かつコンデンサを形成するギャップが小さいため、強いチャック力を得ることができる。このように、ジョンソン・ラーベック電流を利用すると、チャック力を高めることができ、基板の加熱、あるいは冷却効率を向上できるとともに、ガス漏れなどをより抑制できる。

【0007】また、静電チャックは、これが備える電極に印加される電圧の極性の組み合わせに応じて、いわゆる単極型および双極型の2種類の方式に大別される。静電チャックが備える電極が、例えば互いに独立に2個設けられているとする。この場合、各電極にプラス同士、またはマイナス同士の単一（同一）極性の電圧を印加する方式を一般に単極型と称し、各電極のそれぞれにプラスおよびマイナスの互いに異なる極性の電圧を印加する方式を一般に双極型と称する。

【0008】単極型の静電チャックは、各電極に単一極性の電圧を印加しただけでは静電チャックと基板との間に電極を含む電気的な閉回路が形成されず、誘電体層および基板への電荷の蓄積がなされないため、クーロン力は発生しない。したがって、単極型の静電チャックの場合、基板の誘電体層と接触する側とは反対側である基板上方に放電（プラズマ放電）を発生させ、電極、誘電体層、基板、プラズマ、そして接地部位という順序で電流が流れる通電経路、すなわち電気的閉回路を形成する必要がある。すなわち、単極型の静電チャックは、プラズマ放電を用いたプロセスを実行する場合に用いることができる。一般に、RIEなどのエッチング工程（処理）においては、プラズマ放電の中のイオン衝突による基板

の温度上昇を防ぐために基板を冷却する必要がある、単極型の静電チャックが適している。

【0009】これに対して、各電極に互いに異なる極性の電圧を印加する双極型の静電チャックは、正電極、誘電体層、基板、誘電体層、そして負電極という順序で電流が流れる電氣的閉回路が形成される。したがって、双極型の静電チャックの場合、基板の上方にプラズマ放電がなく、外部から基板への電荷の注入が行われなくても、基板に電荷を注入することができる。したがって、双極型の静電チャックは、プラズマ放電の有無に拘らず基板をチャック可能である。

【0010】

【発明が解決しようとする課題】以下、ジョンソン・ラーベック電流を利用した双極型の静電チャック101について、基板102の上方でプラズマ放電107を起こさない場合と起こした場合とに分けて、図11～図13に示す模式図を参照しつつ説明する。

【0011】まず、基板102の上方でプラズマ放電107を起こさない場合について、図11および図12(a)～(d)を参照しつつ説明する。この双極型静電チャック101は、誘電体層103が不純物をドーピングしたPBNによって形成されており、その体積抵抗率が十分低く設定されている。また、この双極型静電チャック101がチャックする基板(Si基板)102の誘電体層103に接触する側であるSi基板102の裏面側には絶縁膜104が設けられている。双極型静電チャック101が備える互いに独立な2個1組の電極105a、105bに、電圧の絶対値が同じV1でかつ逆極性の電圧をそれぞれ印加すると、図12(a)中の等価回路で示される、誘電体層103、絶縁膜104、およびSi基板102からなる電氣的閉回路106aにジョンソン・ラーベック電流が流れる。このジョンソン・ラーベック電流により、図12(b)に示すように、正極側電極105aおよび負極側電極105bのそれぞれの付近において、誘電体層103の内部の表面103a側と、Si基板102の裏側および絶縁膜104とに、互いに逆極性の正負各電荷が多量に注入されて、蓄積される。これにより、Si基板102の裏側および絶縁膜104と、誘電体層103の表面103a側との間にジョンソン・ラーベック力が発生し、静電チャック101はSi基板102を強い力でチャックして誘電体層103に密着させることができる。

【0012】静電チャック101による基板102のチャックを解除する場合、先程印加した電圧と絶対値が同じV1の電圧を、それぞれ極性を反転させて各電極105a、105bに印加する。これにより、各電氣的閉回路106aには先程とは逆向きにジョンソン・ラーベック電流が流れ、図12(c)に示すように、先程蓄積された電荷とは逆極性の電荷が、誘電体層103、ならびにSi基板102および絶縁膜104にそれぞれ注入さ

れて蓄積される。前に蓄積された電荷と後に蓄積された逆極性の電荷とが結合して消滅するように、逆電圧を印加する時間を適当に調節することにより、図12(d)に示すように、誘電体層103、Si基板102、および絶縁膜104のそれぞれの内部に蓄積された正負各電荷、すなわち、残留電荷を消滅させてジョンソン・ラーベック力を消滅させる。この状態で静電チャック101からSi基板102を取り外す。

【0013】次に、Si基板102の上方でプラズマ放電107を起こした場合について、図13(a)～

(d)を参照しつつ説明する。この際、前述したSi基板102の上方でプラズマ放電107を起こさない場合と同様に、各電極105に印加する電圧の大きさをV1に設定する。Si基板102の上方でプラズマ放電107を起こした場合、図12(a)に示しつつ説明したように、正極105aから誘電体層103、絶縁膜104、そしてSi基板102を通じて負極105bに流れるジョンソン・ラーベック電流の通電経路とは別に、正負各電極105a、105b、誘電体層103、絶縁膜104、Si基板102、プラズマ放電107、そして接地部位108という新たな通電経路が形成される。この場合の静電チャック101のSi基板102を含めた新たな電氣的閉回路106bの等価回路は、図13(a)のように示すことができる。

【0014】この場合、Si基板102の上方のプラズマ放電107中に蓄積された電子によって、Si基板102は接地電位(アース)に対して負電位($-V_{dc}$)となり、正極105aとSi基板102との間の電位差($V1+V_{dc}$)の絶対値は、負極105bとSi基板102との間の電位差($V1-V_{dc}$)の絶対値より大きくなる。すると、図13(b)に示すように、正極105a付近における誘電体層103の内部の表面103a側に蓄積される正電荷の量が、負極105b付近における誘電体層103の内部の表面103a側に蓄積される負電荷の量よりも多くなる。ひいては、それら誘電体層103の正負の電荷が蓄積されて帯電した部分に対向するSi基板102の裏側および絶縁膜104の各部分において、負電荷の蓄積量が、正電荷の蓄積量よりも多くなる。

【0015】プラズマ放電107を止めるとともに、図13(c)に示すように、正負各電極105a、105bに対して、先程印加した電圧の絶対値が同じV1の電圧を、それぞれ極性を反転させて印加する。この際、誘電体層103に蓄積された負電荷と、Si基板102および絶縁膜104に蓄積された正電荷とが消滅するように、各電極105a、105bに逆電圧を印加する時間を調節し、誘電体層103、Si基板102、および絶縁膜104のそれぞれの内部に、蓄積された正負各電荷と同じ量の逆電荷を蓄積する。これにより、誘電体層103内の負電荷、ならびにSi基板102および絶縁膜

104内の正電荷は、それぞれ後から注入されて蓄積された正電荷および負電荷と結合して消滅する。ところが、前述したように、Si基板102をチャックする際に、誘電体層103と、Si基板102および絶縁膜104とに蓄積された正負各電荷の量は非均一である。したがって、図13(d)に示すように、誘電体層103内の正電荷、ならびにSi基板102および絶縁膜104内の負電荷の一部は残留電荷となる。

【0016】あるいは、図示は省略するが、正負各電極105a、105bに対して、逆電圧を印加する際に、誘電体層103に蓄積された正電荷と、Si基板102および絶縁膜104に蓄積された負電荷とが消滅するように、各電極105a、105bに逆電圧を印加する時間を調節し、誘電体層103、Si基板102、および絶縁膜104のそれぞれの内部に、先程蓄積された正負各電荷の量と同じ量の逆電荷を蓄積する。これにより、誘電体層103内の正電荷、ならびにSi基板102および絶縁膜104内の負電荷は、それぞれ後から注入されて蓄積された負電荷および正電荷と結合して消滅する。

【0017】ところが、誘電体層103の内部に蓄積された正電荷を消滅させるだけの量の負電荷を誘電体層103の内部に注入すると、誘電体層103の内部に蓄積された負電荷を消滅させる量よりも多量の正電荷が誘電体層103の内部に注入される。同様に、Si基板102および絶縁膜104のそれぞれの内部に蓄積された正電荷を消滅させる量よりも多量の負電荷がSi基板102および絶縁膜104の内部に注入される。したがって、誘電体層103と、Si基板102および絶縁膜104とに、正負各電荷が新たな残留電荷としてそれぞれ残留する。これにより、静電チャック101はそのチャック力が一部残ったままの状態となり、Si基板102を取り外しを妨げるおそれがある。このように、双極型静電チャック101をプラズマ放電107と併用すると、そのチャック力を強くすることができる反面、残留電荷の処理が困難になる。

【0018】この残留電荷は、基板の裏面側に設けられる絶縁膜の厚さが厚くなる程、また基板温度が低くなる程顕著になる。これは、一般に、基板や誘電体層の内部抵抗率よりも絶縁膜の内部抵抗率が高いので、絶縁膜の内部における電荷の移動速度が遅く、異なる極性の電荷同士が結合し難いためである。また、基板温度が低くなる程、絶縁膜の内部抵抗率は高くなり、残留電荷の消滅にはより時間が掛かる。基板裏面側に絶縁膜が設けられている場合、残留電荷の消滅後に基板を搬送する方式では、各プロセス間の基板の円滑な搬送の流れを妨げるおそれがある。

【0019】特に、ジョンソン・ラーベック電流を用いて電荷の蓄積量を増加させる方式の静電チャックでは、チャック力が高められる一方、蓄積される電荷が増加す

る分、残留電荷の残留時間が長くなる。すると、基板が静電チャックから離れ難くなり、基板搬送を妨げて、半導体装置の生産能率が極端に低下するおそれがある。

【0020】また、誘電体層にPBN(Pyrolytic Boron Nitride)を用いた場合、誘電体層から剥離したPBNパーティクルは正帯電し易く、また基板裏面から剥離したSiO₂パーティクルなどは負帯電し易い。残留電荷があると、帯電したパーティクルなどのダストが例えば基板の裏面側に多数付着する。ダストは、時間の経過に伴って残留電荷が消滅するにつれて基板から離れて落下する。処理済みの基板を、例えばカセット室などに重ねて保管する場合、後から搬送されて来た基板の裏面に付着している帯電したダストが、先に収納されている基板の表面上に落ち、先に収納された基板上のダストが増加する問題がある。

【0021】以上説明したように、単極型および双極型静電チャックは、プロセスの種類や基板裏面の絶縁膜の膜厚などに応じて向き不向きがある。また、誘電体層の体積抵抗率が大きい静電チャックは、チャック力が弱いいため、基板と誘電体層との間に導入されたガスが漏れ出すおそれがある。

【0022】よって、本発明が解決しようとする課題は、誘電体層の体積抵抗率の大きさ、印加電圧の極性および大きさ、およびプラズマ放電の有無に拘らず、残留電荷が生じるおそれが殆どないとともに、強いチャック力を得ることができる静電チャック装置、およびこの静電チャック装置を用いた各種装置、ならびに半導体処理方法を得ることにある。

【0023】

【課題を解決するための手段】前記課題を解決するために、本発明に係る静電チャック装置は、半導体基板が接触可能に配置される誘電体層と、この誘電体層に前記半導体基板が配置される側から離されて設けられる1個ないしは複数個の静電チャック電極と、前記誘電体層に接触して、かつ、前記半導体基板の前記誘電体層に接触する側に接触、または僅かな間隔を空けて設けられる通電経路部材と、を具備するとともに、前記静電チャック電極に電圧を印加することにより、前記誘電体層とこの誘電体層に接触して配置された前記半導体基板との間に電位差を生じさせて、前記静電チャック電極、前記誘電体層、前記半導体基板、および前記通電経路部材から電気的閉回路を構成することを特徴とするものである。

【0024】この発明の静電チャック装置においては、半導体基板が接触可能に配置される誘電体層に接触させて、かつ、半導体基板の誘電体層に接触する側に接触、または僅かな間隔を空けて通電経路部材を設けるとともに、静電チャック電極に電圧を印加して誘電体層とこの誘電体層に接触して配置された半導体基板との間に電位差を生じさせて、静電チャック電極、誘電体層、半導体基板、および通電経路部材から電気的閉回路を構成す

る。これにより、誘電体層とこれに接触して配置される半導体基板との間に電流を流すことができる。

【0025】また、本発明に係る静電チャック装置を実施するにあたり、その構成を次に述べるような構成としても構わない。

【0026】前記通電経路部材は、前記誘電体層より抵抗率の小さい部材によって形成されている構成とするとい。

【0027】前記静電チャック電極は、これに印加する電圧の極性を切り換え可能であるとともに、前記電圧の大きさを所定の値に設定できる電圧印加手段に接続されている構成とするとい。

【0028】前記静電チャック電極は、互いに独立に複数個設けられているとともに、これら各静電チャック電極に印加される電圧の極性および大きさは、前記各静電チャック電極ごとに互いに独立に設定可能である構成とするとい。

【0029】前記通電経路部材は、前記半導体基板との接触状態または非接触状態を切り換え可能に設けられている構成とするとい。

【0030】前記通電経路部材は、これを介した前記半導体基板の接地状態または非接地状態を切り換え可能に設けられている構成とするとい。

【0031】以上述べた構成からなる静電チャック装置によれば、同一構成の静電チャック装置を用いて様々な使用形態に適応させることができる。

【0032】また、前記課題を解決するために、本発明に係る半導体処理装置は、請求項1～6のうちのいずれか1項に記載の静電チャック装置と、この静電チャック装置が設けられる基板保持部を有する基板保持装置と、この基板保持装置が収容されるとともに、前記静電チャック装置に保持された前記半導体基板に所定の処理を施すための処理室と、を具備することを特徴とするものである。

【0033】この発明の半導体処理装置においては、請求項1～6のうちのいずれか1項に記載の静電チャック装置を具備している。これにより、半導体基板に施される処理の環境に拘らず、静電チャック装置を用いて半導体基板を適正な状態に保持できる。

【0034】また、前記課題を解決するために、本発明に係る半導体製造装置は、請求項7に記載の半導体処理装置が複数個設けられているとともに、これら各半導体処理装置の間における前記半導体基板の搬送が行われる搬送室が前記各半導体処理装置に連結されて設けられていることを特徴とするものである。

【0035】この発明の半導体製造装置においては、請求項7に記載の半導体処理装置が複数個設けられているとともに、各半導体処理装置の間における半導体基板の搬送を行う搬送室が設けられている。これにより、半導体基板に施される処理の環境やその工程数に拘らず、静

電チャック装置を用いて半導体基板を適正な状態に保持できるとともに、各処理間の半導体基板の搬送を円滑に行うことができる。

【0036】また、前記課題を解決するために、本発明に係る半導体処理方法は、半導体基板が接触可能に配置される誘電体層と、この誘電体層に前記半導体基板が配置される側から離されて設けられる1個ないしは複数個の静電チャック電極と、前記誘電体層に接触して、かつ、前記半導体基板の前記誘電体層に接触する側に接触、または僅かな間隔を空けて設けられる通電経路部材と、を具備する静電チャック装置の前記誘電体層に前記半導体基板を接触させた後、前記静電チャック電極に電圧を印加して前記誘電体層とこの誘電体層に接触して配置された前記半導体基板との間に電位差を生じさせ、前記静電チャック電極、前記誘電体層、前記半導体基板、および前記通電経路部材から構成される電氣的閉回路を形成することによって、前記誘電体層および前記半導体基板のそれぞれに互いに反対の極性の電荷を分布させ、これらの電荷同士の間を生じるクーロン力を利用して、前記静電チャック装置に前記半導体基板を保持させることを特徴とするものである。

【0037】この発明の半導体処理方法においては、半導体基板が接触可能に配置される誘電体層に接触して、かつ、半導体基板の誘電体層に接触する側に接触、または僅かな間隔を空けて設けられる通電経路部材を具備する静電チャック装置を用いるとともに、静電チャック電極、誘電体層、半導体基板、および通電経路部材から電氣的閉回路を形成することにより、誘電体層および半導体基板のそれぞれに互いに反対の極性の電荷を分布させ、これらの電荷同士の間を生じるクーロン力を利用して、静電チャック装置に半導体基板を保持させる。これにより、静電チャック装置を用いて半導体基板を適正な状態に保持できる。

【0038】また、本発明に係る半導体処理方法を実施するにあたり、次に述べるような工程を付加しても構わない。

【0039】前記静電チャック装置に前記半導体基板を保持させた後、前記半導体基板を前記静電チャック装置に保持させる際に前記静電チャック電極に印加した電圧とは反対の極性の電圧を、前記静電チャック電極に印加することによって、前記静電チャック装置による前記半導体基板の保持を解除するとい。

【0040】前記静電チャック装置による前記半導体基板の保持およびその解除を複数回繰り返すとともに、前回において前記静電チャック装置に前記半導体基板を保持させる際に前記静電チャック電極に印加した電圧とは反対の極性の電圧を、次回において前記静電チャック装置に前記半導体基板を保持させる際に前記静電チャック電極に印加するとい。

【0041】前記静電チャック装置による前記半導体基

板の保持およびその解除を複数回繰り返すとともに、これらすべての回を通じて前記静電チャック装置に前記半導体基板を保持させる際に前記誘電体層に分布される一方の極性の電荷の総量と、前記保持を解除する際に前記誘電体層に分布される他方の極性の電荷の総量とが互いに等しくなるように前記静電チャック電極に電圧を印加するとよい。

【0042】以上述べた半導体処理方法によれば、誘電体層および処理済みの半導体基板から残留電荷を殆ど消滅させることができる。

【0043】さらに、本発明に係る半導体処理方法を実施するにあたり、その工程の一部を次に述べるような工程としても構わない。

【0044】前記通電経路部材を前記誘電体層より抵抗率の小さい部材によって形成して、前記通電経路部材にジョンソン・ラーベック電流を流すとよい。

【0045】1個の前記静電チャック装置に対して前記静電チャック電極を互いに独立に複数個設けるとともに、前記静電チャック装置に前記半導体基板を保持させる際に前記各静電チャック電極に印加する電圧の極性をすべて同一極性とするときよい。

【0046】1個の前記静電チャック装置に対して前記静電チャック電極を互いに独立に複数個設けるとともに、前記静電チャック装置に前記半導体基板を保持させる際に前記各静電チャック電極に印加する電圧の極性を前記各静電チャック電極ごとにそれぞれ異なる極性とするときよい。

【0047】以上述べた半導体処理方法によれば、同一構成の静電チャック装置で誘電体層および半導体基板に分布される電荷の発生の仕組みを選択できるとともに、単極型あるいは双極型のいずれにも設定して使用できる。

【0048】

【発明の実施の形態】（第1実施形態）以下、本発明の第1の実施の形態に係る静電チャック装置1を、図1～図6に基づいて説明する。

【0049】本実施形態の静電チャック装置1は、図1に示すように、誘電体層2、静電チャック電極3、この静電チャック電極3に電圧を印加する電圧印加手段4、および誘電体層より抵抗率の小さい部材によって形成されている通電経路部材5などを具備している。

【0050】誘電体層2は平板形状に形成され、その一側面としての表面2aには半導体基板6が接触されて配置される。この誘電体層2の表面2aには微小の凹凸が多数形成されている。誘電体層2の内部には、その表面2aとは反対側の裏面2b側である、半導体基板6から離された位置に複数個、本実施形態においては2個の静電チャック電極3a、3b（以下、電極3a、3bと略称する。）が設けられている。これら2個の電極3a、3bは互いに独立に設けられているとともに、これらに

印加される電圧の極性も、各電極3a、3bごとに互いに独立に設定可能である。具体的には、図1において、模式的に示されている誘電体層2の平面視が例えば円形であるとするとき、各電極3a、3bは、誘電体層2の内部の表面2a側に略全面的に均一に正負各電荷を分布させることができるように、それぞれ互いに独立に扇形状または半円形状に形成されていることが好ましい。これにより、後述するように、一般に円形状に形成されている基板6を略全面的に均一にチャックできる。

【0051】静電チャック装置1は、その誘電体層2の厚さが後述する半導体処理装置15が具備する基板保持装置17と基板6との間の熱伝導を殆ど妨げない程度の大きさに形成されているとともに、基板保持装置17の基板保持部16の上面を覆うように設けられる。この状態において、誘電体層2の上面2aに基板6の裏面を電氣的に密着させることにより、基板6の裏面を基板保持部16の上面に実質的に略全面的に、かつ均一に密着させることができる。ひいては、基板保持部16に取り付けられた後述する加熱装置27aあるいは冷却装置27bによって、基板6を略均一に加熱したり、あるいは冷却したりすることができる。

【0052】本実施形態においては、電圧印加手段としての2個の直流電源4a、4bによって、各電極3a、3bにはそれぞれ同じ極性かつ同じ電圧値の $-V_1$ の電圧が印加されるように設定されている。これにより、後述するように、誘電体層2と誘電体層2に接触して配置された半導体基板6との間に電位差を生じさせ、誘電体層2の内部の表面2a側、および半導体基板6の誘電体層2が接触する側である裏面側のそれぞれに、互いに異なる極性の電荷を分布させることができる。また、直流電源4は、各電極3a、3bに対してそれぞれ個別に正負いずれかの極性、および所定の大きさの電圧値の電圧を印加することができるように適宜切り換え可能に設定されているとともに、そのような電圧を印加する時間を適当な値に設定できる仕組みになっている。

【0053】さらに、静電チャック装置1は、図1および図2に示すように、誘電体層表面2aに沿って同じ構造が周期的に繰り返されるように、その幾何学的構造が対称となるように予め形成されている。このような構造により、静電チャック装置1は、後述するように、誘電体層2の内部の表面2a側には、各電極3a、3bに対して略均等に電荷を分布させることができる。

【0054】通電経路部材としての接地部材5は、図示しない基板接触状態切り換え手段によって、半導体基板6との接触状態または非接触状態を切り換え可能に設けられている。本実施形態においては、接地部材5は、その一端部が半導体基板6に接触できるように、基板接触状態切り換え手段によって誘電体層表面2aに露出されて設けられている。それとともに、接地部材5は、その他端部が、接地部材5の接地状態または非接地状態を切

り換える接地状態切り換え手段としての接地状態切り換え装置7（以下、切り換え装置7と略称する。）に接続されている。この切り換え装置7における通電状態をオン状態にしたり、あるいはオフ状態にしたりすることによって、接地部材5、ひいては後述する静電チャック装置1および半導体基板6からなる通電経路8の接地状態または非接地状態を切り換えることができる。本実施形態の静電チャック装置1においては、この切り換え装置7における通電状態をオン状態に設定して使用する。

【0055】また、本実施形態においては、この静電チャック装置1にチャックされる半導体基板6（以下、基板6と略称する）は、図1に示すように、Siから形成される基板本体6aおよびこの基板本体6aの裏面側に設けられる絶縁膜6bから構成されているものとする。

【0056】次に、本実施形態の静電チャック装置1による基板6のチャック、およびその解除の仕組みについて説明する。以下の説明において、絶縁膜6bおよび基板本体6aのそれぞれの体積抵抗率（内部抵抗率）の大きさを、図2（a）に示すように、 R_2 、 R_3 とする。また、誘電体層2の面方向に沿った体積抵抗率（内部抵抗率）の大きさを R_1 とし、誘電体層2の厚み方向に沿った体積抵抗率（内部抵抗率）の大きさを r_1 とする。

【0057】まず、2個の直流電源4a、4bによって、2個の電極3a、3bにそれぞれ $-V_1$ の電圧を印加する。したがって、本実施形態の静電チャック装置1は、単極型として用いられる。前述したように、誘電体層2の内部には、誘電体層2よりも内部抵抗率の低い部材によって形成されているとともに、接地されている接地部材5が設けられている。

【0058】これにより、本実施形態の静電チャック装置1においては、図2（a）に示すように、接地部材5、誘電体層2、絶縁膜6b、基板本体6a、絶縁膜6b、誘電体層2、そして電極3a、3bという順序で電流が流れることができる電位差 V_1 の通電経路、すなわち電気的閉回路8を形成することができる。この場合、静電チャック11の基板6を含めた電気的閉回路8の等価回路は、図2（a）のように示すことができる。本実施形態の静電チャック装置1によれば、従来の単極型静電チャックにおいてはプラズマ放電を起こした場合にのみ誘電体層2および基板6の内部に形成することができた電気的閉回路8を、プラズマ放電を起こすことなく形成できる。したがって、この静電チャック装置1によれば、単極型であるにも拘らず、かつ、プラズマ放電を起こすことなく接地部材5、誘電体層2、基板6の内部、および電極3a、3bで電気的閉回路8を形成することができる。また、この静電チャック装置1においては、前述した対称な幾何学的構造により、実質的に同じ構成の電気的閉回路8が2個並列接続された状態とみなすことができる。

【0059】2個の電気的閉回路8にジョンソン・ラー

ベック電流が流れることにより、図2（b）に示すように、誘電体層2の表面2a側の内部に、各電極3a、3bに対向する位置に、各電極3a、3bに印加した電圧と同じ極性のマイナス電荷が略均等に、かつ多量に注入されて蓄積される。それとともに、基板6の裏面側である基板本体6aの裏面側および絶縁膜6bの内部にも、誘電体層2の表面2a側の内部にマイナス電荷が蓄積された位置と対向する位置に、それらマイナス電荷と略同程度の量のプラス電荷が略均等に、かつ多量に注入されて蓄積される。このように、誘電体層2の内部と、基板本体6aの裏面側および絶縁膜6bの内部とには、逆向きかつ単一（同一）極性の電荷がそれぞれ蓄積されて分布する。より具体的に説明すると、誘電体層2の表面2a上に形成されている多数の微小の凹凸のうち、凸部は基板6の裏面側である絶縁膜6と接触してジョンソン・ラーベック電流が流れる電気的閉回路8の構成要素となるため、ここにはマイナス電荷は蓄積されない。つまり、マイナス電荷は誘電体層2の表面2a上に形成されている多数の微小の凹凸のうち、凹部付近に多量に蓄積される。これに伴って、プラス電荷は、基板本体6aの裏面側および絶縁膜6の、誘電体層2の表面2a上に形成されている多数の微小の凹部に対向する位置に多量に蓄積される。

【0060】以上説明したように、本実施形態の静電チャック装置1によれば、その内部に形成される電気的閉回路8にジョンソン・ラーベック電流が流れることにより、誘電体層2と基板本体6aの裏面側および絶縁膜6bとで、それら両者の間に実質的に微小かつ大容量のキャパシタンスを多数形成したのと同じ状態となる。これにより、それら各キャパシタンスの両極に蓄積された多量のプラス電荷およびマイナス電荷の間には、強いクーロン力、すなわちジョンソン・ラーベック力が発生する。したがって、本実施形態の静電チャック装置1によれば、誘電体層2の体積抵抗率の大きさに拘わらず、かつ、プラズマ放電を起こさないにも拘わらず、単極型に設定してジョンソン・ラーベック力を利用して強いチャック力を得ることができる。これにより、静電チャック装置1は基板6を強いチャック力でチャックして、誘電体層2に密着させることができる。この状態において、後述するように、基板6には様々な処理が施される。

【0061】基板6に対して所定の処理が施された後、各電極3a、3bに先程印加した電圧と大きさの絶対値が同じ $+V_1$ の電圧を、それぞれ極性を反転させて印加する。すなわち、電圧印加手段としての2個の直流電源4a、4bによって、図2（c）に示すように、各電極3a、3bに、それぞれ同じ極性かつ同じ電圧値の V_1 の電圧を印加する。これにより、各電気的閉回路8には、先程基板6をチャックする際に流した向きとは逆向きにジョンソン・ラーベック電流が流れる。この逆向きのジョンソン・ラーベック電流によって、図2（c）に

示すように、先程蓄積された電荷とは逆極性の電荷が、各電極3a, 3b付近において、誘電体層2の内部の表面2a側と、基板本体6aの裏面側および絶縁膜6bとにそれぞれ注入されて蓄積される。

【0062】具体的には、逆向きのジョンソン・ラーベック電流によって、各電極3a, 3b付近において、誘電体層2の内部の表面2a側には新たにプラス電荷が、また、基板本体6aの裏面側および絶縁膜6bには新たにマイナス電荷が、それぞれ略均等に蓄積されて分布する。これにより、各電極3a, 3b付近において、互いに反対の極性を有する前に蓄積されたプラス電荷と、後に蓄積されたマイナス電荷とが結合して消滅する。この際、前に蓄積されたプラス電荷の量と、これらの電荷とは逆極性を有する後に蓄積されたマイナス電荷の量とが、それぞれ同じ量となるように逆電圧を印加する時間を適当に調節することにより、図2(d)に示すように、誘電体層2、基板本体6a、および絶縁膜6bのそれぞれの内部に蓄積された電荷を殆ど消滅させることができる。それら各電荷が殆ど消滅した際に、各電極3a, 3bから各直流電源4a, 4bを電氣的に切り離し、各電極3a, 3bへの電圧の印加を停止する。これにより、誘電体層2および基板6はそれぞれ電氣的に中性な状態に戻された状態に保持されるので、残留電荷は殆ど存在せず、誘電体層2から基板6を極めて容易に取り外して図示しない他の装置へ円滑に搬送できる。

【0063】以上説明したように、本実施形態の静電チャック装置1によれば、ジョンソン・ラーベック力を利用して強いチャック力を得ることができるにも拘らず、誘電体層2および基板6に残留電荷が生じるおそれがある。これにより、基板6に適正な状態で各処理を施すことができるとともに、図示しない帯電したパーティクルなど、図示しないダストが発生（発塵）するおそれを極めて良く抑制できるので、この静電チャック装置1を利用して生産される基板6の品質を向上でき、ひいては歩留まりを向上して生産効率を上げることができる。

【0064】本実施形態の静電チャック装置1においては、図1、図2(a)～(d)、および図3(a), (b)に示すように、基板6を、その裏面側に設けられている絶縁膜6bを接地部材5に直接接触させることにより接地する構成としたが、図4(a), (b)および図5(a), (b)に示すように、絶縁膜6bと接地部材5とを、誘電体層2を介して間接的に接触させて接地する構成としても構わない。これは、誘電体層2の内部にもリーク電流が流れて新たな電氣的閉回路を形成するためである。特に、接地部材5の配置を静電チャック装置1の中央部、すなわちこの静電チャック装置1に接触する基板6の中央部に対向するように配置することが望ましい。何故なら、基板6の中央部は基板6自体の熱伸縮によるダストの発生量が最も少ない部分であるので、この中央部をチャックした場合でも接地部材5の上

側での帯電したダストを少なくでき、接地部材5の上の基板6に電荷が残留した場合でも、基板6によるダスト吸着のおそれを殆どなくすることができるためである。

【0065】また、図6(a), (b)に示すように、接地部材5と絶縁膜6bとを、互いに僅かな間隔を空けて離間させて設けた構成としても構わない。これは接地部材5と絶縁膜6bとの間に空間が空いていても、それら両者の距離が十分に近ければ、その空間にトンネル電流が流れて電氣的閉回路が形成されるためである。また、接地部材5と絶縁膜6bとの間の空間が広い場合においても、この空間の両端でコンデンサを形成するため、電氣的閉回路は成立する。さらに、図6(b)に示すように、接地部材5と絶縁膜6bとの間の隙間を利用して、その隙間に熱伝導効率を向上させる媒体として、例えばHeガスのような熱伝導効率のよいガスを導入して熱伝導率を向上させてもよい。前述したように、この静電チャック装置1は、チャック力が強力なので、基板6に処理を施している際に、誘電体層2と絶縁膜6bとの間からガスが漏れ出して、これが処理の妨げになるおそれは殆どない。

【0066】また、本実施形態の静電チャック装置1が備える電極3および接地部材5は、図3～図6に示すように、それぞれ様々な形状や個数に設定可能である。誘電体層2を、その平面視が円形となるように形成した場合、図3、図5、および図6に示すように、電極3および接地部材5を互いに同心円状となるように配設しても構わない。図3(a), (b)においては、中央部の接地部材5を除いて、電極3および接地部材5を円環形状に形成して同心円状となるように設けた場合を示してあり、また、図5(a), (b)および図6(a), (b)においては、電極3および接地部材5をそれぞれ1個ずつ同心円状となるように設けた場合を示している。また、図4(a), (b)においては、電極3および接地部材5をそれぞれ1個ずつ渦巻き形状に形成するとともに、それら電極3および接地部材5が誘電体層2の径方向に沿って交互に位置するように配置した場合を示している。なお、図3(a), (b)～図6(a), (b)において、それぞれの(b)では誘電体層2に基板6が密着している状態を図示したが、それぞれの(a)では図面を見易くするために、基板6の図示を省略した。それとともに、図3(a), (b)～図6(a), (b)において、それぞれの(b)では電極3および接地部材5が接地された状態に設定されているものとして図示した。

【0067】以上説明したように、本実施形態の静電チャック装置1においては、これが備える電極3および接地部材5の配置状態、形状、および個数、さらには接地部材5の抵抗率などを、基板6に施す処理などに応じて、予め好ましい状態に設定できる。電極3および接地部材5の配置状態、形状、個数、および接地部材5の抵

抗率などを予め好ましい状態に設定できることによつて、前述したジョンソン・ラーベック電流の大きさ、ひいてはこのジョンソン・ラーベック電流によつて誘電体層2や絶縁膜6bなどの内部に注入される電荷の量を所定の大きさおよび量に設定できる。すなわち、この静電チャック装置1のチャック力や、あるいは消費電力などを適宜好ましい状態に設定できる。したがって、この静電チャック装置1は、前述したように、プラズマ放電を起こすことなく強力なジョンソン・ラーベック力を利用できるとともに、残留電荷が殆ど生じない特徴と合わせて、基板6に施す処理の種類に拘らず、様々な処理装置に適用できる。例えば、プラズマ放電との併用が難しいスパッタリングなどの成膜工程においても基板6を適正な状態でチャックできる。

【0068】(第2実施形態)次に、本発明の第2の実施の形態に係る静電チャック装置11を、図7および図8に基づいて説明する。

【0069】この第2実施形態の静電チャック装置11は、これが具備している接地部材5の接地状態が、前述した第1実施形態の静電チャック装置1が具備している接地部材5の接地状態と異なっていると同時に、プラズマ放電を併用している点が第1実施形態の静電チャック装置1と異なっており、その他の構成、作用、および効果は同様である。よつて、その異なっている部分について説明するとともに、前述した第1実施形態と同一の構成部分については同一符号を付してその説明を省略する。

【0070】本実施形態の静電チャック装置11は、図7に示すように、切り換え装置7における通電状態をオフ状態に設定、すなわち接地部材5の通電状態をオフ状態に設定して使用する。また、本実施形態の静電チャック装置11は、これを使用する際に、基板6の上方にプラズマ放電12を発生させる。

【0071】以下、前述した第1実施形態の静電チャック装置1による基板6のチャック、およびその解除の仕組みについての説明と同様に、本実施形態の静電チャック装置11による基板6のチャック、およびその解除の仕組みについて、図8(a)～(d)を参照しつつ説明する。

【0072】第1実施形態の静電チャック装置1と同様に、図8(a)に示すように、2個の直流電源4a、4bによつて、2個の電極3a、3bにそれぞれ $-V_1$ の電圧を印加する。したがって、本実施形態の静電チャック装置11も、第1実施形態の静電チャック装置1と同様に、単極型として用いられる。接地部材5の通電状態をオフ状態に保持しつつ、基板6の上方にプラズマ放電12を起こすと、第1実施形態の静電チャック装置1および基板6で形成された、接地部材5、誘電体層2、絶縁膜6b、基板本体6a、絶縁膜6b、誘電体層2、そして電極3a、3bという電氣的閉回路8とは異なる電

氣的閉回路13が形成される。

【0073】詳しく説明すると、基板6の上方でプラズマ放電12を起こしたことにより、プラズマ放電12中に蓄積された電子によつて、基板6自身はプラズマ放電12に対して負電位($-V_{dc}$)となる。また、前述したように、各電極3a、3bには、それぞれ予め $-V_1$ の電圧が印加されている。これにより、誘電体層2および基板6を介した各電極3a、3bとプラズマ放電12との間の電位差は、その絶対値がともに($V_1 - V_{dc}$)となる。すると、各電極3a、3bとプラズマ放電12との間に、各電極3a、3b、誘電体層2(体積抵抗率 r_1)、絶縁膜6b、基板本体6a、プラズマ放電12、そして接地部位14という新たな通電経路としての電氣的閉回路13が2個形成される。この場合、静電チャック11の基板6を含めた2個の電氣的閉回路13の等価回路は、図8(a)のように示すことができる。

【0074】2個の電氣的閉回路13にジョンソン・ラーベック電流が流れることにより、図8(b)に示すように、誘電体層2の表面2a側の内部に、各電極3a、3bに対向する位置に、各電極3a、3bに印加した電圧と同じ極性のマイナス電荷が略均等に、かつ多量に注入されて蓄積される。それとともに、基板6の裏面側である基板本体6aの裏面側および絶縁膜6bの内部にも、誘電体層2の表面2a側の内部にマイナス電荷が蓄積された位置と対向する位置に、それらマイナス電荷と略同程度の量のプラス電荷が略均等に、かつ多量に注入されて蓄積される。このように、誘電体層2の内部と、基板本体6aの裏面側および絶縁膜6bの内部とは、逆向きかつ単一(同一)極性の電荷がそれぞれ蓄積されて分布する。したがって、ジョンソン・ラーベック力を利用して強いチャック力を得ることができる。これにより、静電チャック装置11は基板6を強いチャック力でチャックして、誘電体層2に密着させることができる。この状態において、後述するように、基板6には様々な処理が施される。

【0075】基板6に対して所定の処理が施された後、プラズマ放電12を止めるとともに、各電極3a、3bに先程印加した電圧と大きさの絶対値が同じ V_1 の電圧を、それぞれ極性を反転させて印加する。すなわち、電圧印加手段としての2個の直流電源4a、4bによつて、切り換え装置7をオン状態として、図8(c)に示すように、各電極3a、3bに、それぞれ同じ極性かつ同じ電圧値の $+V_1$ の電圧を印加する。これにより、各電氣的閉回路13には、先程基板6をチャックする際に流した向きとは逆向きにジョンソン・ラーベック電流が流れる。この逆向きのジョンソン・ラーベック電流によつて、図8(c)に示すように、各電極3a、3b付近において、誘電体層2の内部の表面2a側には新たにプラス電荷が、また、基板本体6aの裏面側および絶縁膜6bには新たにマイナス電荷が、それぞれ略均等に蓄積

されて分布する。これにより、各電極3a、3b付近において、互いに反対の極性を有する前に蓄積されたプラス電荷と、後に蓄積されたマイナス電荷とが結合して消滅する。

【0076】この際、前に蓄積されたプラス電荷の量と、これらの電荷とは逆極性を有する後に蓄積されたマイナス電荷の量とが、それぞれ同じ量となるように逆電圧を印加する時間を適当に調節することにより、図8

(d)に示すように、誘電体層2、基板本体6a、および絶縁膜6bのそれぞれの内部に蓄積された電荷を殆ど消滅させることができる。それら各電荷が殆ど消滅した際に、各電極3a、3bから各直流電源4a、4bを電氣的に切り離し、各電極3a、3bへの電圧の印加を停止する。

【0077】この第2実施形態の静電チャック装置11は、以上説明した点以外は、第1実施形態の静電チャック装置1と同じであり、本発明の課題を解決できるのはもちろんであるが、前述したように、プラズマ放電12を発生させた環境下において、接地部材5を接地せず、かつ、単極型の静電チャック装置となるように同一極性の電圧を印加しているので、以下の点で優れている。

【0078】本実施形態の静電チャック装置11においては、前述したように、基板6の上方にプラズマ放電12を起こしたので、基板6は電子の蓄積で負電位(−Vdc)となる。ところが、従来技術において説明した双極型の静電チャック101とは異なり、図8(a)に示すように、本発明の静電チャック装置11では各電極3a、3bには単一極性かつ同圧の電圧を印加し、単極型の静電チャック装置11として用いている。これにより、各電極3a、3bと基板6との間の電位差は場所によって殆ど変化せず、(V1−Vdc)で略一定である。すなわち、本実施形態の静電チャック装置11においては、図13(b)に示されている双極型の静電チャック101とは異なり、誘電体層2および基板6内に蓄積するプラスおよびマイナスの電荷の数量が場所によって偏るおそれは殆どない。したがって、プラズマ放電12を止めた後、図8(c)に示すように、各電極3a、3bに基板6をチャックする際とは逆極性の電圧を適当な時間で印加すると、図8(d)に示すように、各電極3a、3b付近において誘電体層2および基板6内に蓄積する電荷を殆どすべて消滅させることができる。これにより、誘電体層2および基板6はそれぞれ電氣的に中性な状態に戻された状態に保持されるので、残留電荷は殆ど存在せず、誘電体層2から基板6を極めて容易に取り外して図示しない他の装置へ円滑に搬送できる。

【0079】プラズマ放電12を起こしてこれを併用する場合、基板6の裏側を接地したままでも構わないが、プラズマ放電12を介して電氣的閉回路13が形成されるため、基板6の裏側を接地する必要はない。よって、本実施形態の静電チャック装置11においては、図7お

よび図8に示すように、基板6の上方にプラズマ放電12を起こした場合は、切り換え装置7における通電状態をオフ状態に設定して、基板6の裏側に接触させた接地部材5を開放した。このような場合、この静電チャック装置11を後述する半導体処理装置15に取り付けて実際に用いる際には、半導体処理装置15が備える例えば真空装置を有する処理室18の外部から切り換え装置7を操作して、切り換え装置7における接地部材5の通電状態を切り換え可能な設定とすればよい。

【0080】以上説明したように、第1実施形態の静電チャック装置1と、本実施形態の静電チャック装置11とは、それらの構成を全く変更することなく、プラズマ放電12の有無に応じて切り換え装置7における通電状態を切り換えるだけで、基板6のチャックおよびその解除に適した設定にすることができる。すなわち、本発明に係る静電チャック装置1、11によれば、誘電体層2の体積抵抗率の大きさ、各電極3a、3bに印加する電圧の極性および大きさ、プラズマ放電12の有無に拘らず、残留電荷が生じるおそれが殆どないとともに、ジョンソン・ラーベック力を利用して強いチャック力を得ることができる。また、静電チャック装置1、11は、構造が単純であるので不具合を起こし難く、長寿命である。

【0081】次に、前述した第1実施形態の静電チャック装置1または第2実施形態の静電チャック装置11を備えた半導体処理装置15、およびこの半導体処理装置15を用いた半導体処理方法を、図9に基づいて説明する。

【0082】この半導体処理装置15は、図9に示すように、第2実施形態の静電チャック装置11と、静電チャック装置11が設けられる基板保持部16を有する基板保持装置17と、基板6に所定の処理が施される処理室18と、を具備している。この半導体処理装置15は、RIE(反応性イオンエッチング)、スパッタリング、あるいはCVD(化学気相成長)など、各種の半導体装置製造プロセスに用いることができるが、以下の説明においては、プラズマ放電を利用するプラズマCVD用の半導体処理装置15として説明する。

【0083】処理室18は、例えばステンレス製のケーシング19により形成されている。処理室18の内部上側には、プラズマ放電を起こすための高周波電極20が配置されているとともに、その内部下側には、静電チャック装置11が設けられるとともに、静電チャック装置11がチャックした状態の基板6を適正な状態に保持する基板保持装置としてのサセプタ17の基板保持部16が、高周波電極20と対向するように配置されている。基板保持部16と高周波電極20とは、それぞれ互いの対向し合う面が平行になるように形成されて配置されている。高周波電極20は、処理室18の外部に設けられている高周波電源21に接続されている。この高周波電

極20は、その内部に空洞を有しているとともに、ガス供給管22および開閉弁23を介してガス供給装置24に連通されている。また、高周波電極20は、その静電チャック装置11と対向する側面に、図9中実線矢印で示すように、ガス供給装置24より送られてくるSiNxなどの所定の成分からなる反応ガス（原料ガス）を、静電チャック装置11にチャックされた基板6の表面に向けて吹き出すためのガス吹き出し口25が多数設けられている。

【0084】サセプタ17の基板保持部16は平板形状に形成されて処理室18の内部に配置されており、この上側に静電チャック装置11が取り付けられる。また、この基板保持部16の内部には、静電チャック装置11にチャックされた基板6の温度を、プラズマCVD処理に適した所定の値に設定して保持するための基板温度設定装置として、例えば加熱板（ヒータ板）などの加熱装置27aあるいは冷却板などの冷却装置27bが取り付けられている。また、サセプタ17は、処理室18の外部に設けられている回転駆動モータ28に接続されており、プラズマCVD処理中に、基板6の表面に薄膜が均一に形成されるように、基板6を静電チャック装置11および基板保持部16ごと回転させることができる。

【0085】また、処理室18は、排気管29および開閉弁23を介して、真空ポンプ30に連通されている。

【0086】プラズマCVD法により、静電チャック装置11にチャックされた基板6に製膜処理を施す際には、開閉弁23を開き、真空ポンプ30を作動させて、図9中破線矢印で示すように、処理室18の内部から空気を抜いて、処理室18内の気圧をプラズマCVD処理に適した所定の値に予め設定する。次に開閉弁23を開き、ガス供給装置24を作動させて、静電チャック装置11にチャックされた基板6の表面の上方に反応ガスを噴出させるとともに、高周波電源21を作動させて、基板6の表面の上方にプラズマ放電を発生させる。これにより、基板6の表面上にSiNxなどの所定の成分からなる薄膜が形成される。

【0087】以上説明した構成からなる半導体処理装置15によれば、プラズマCVD処理中に基板6をチャックして保持するために、前述した第2実施形態の静電チャック装置11を用いているので、強いジョンソン・ラーベック力を利用して基板6を保持できる。これにより、静電チャック装置11の誘電体層2（図9においてその図示を省略する。）に基板6を全面的に密着させることができる。ひいては、静電チャック装置11およびサセプタ17の基板保持部16を介して、基板6を間接的に加熱装置27aあるいは冷却装置27bに密着させることができる。これにより、基板6の加熱、あるいは冷却効率を著しく向上させることができるとともに、基板6の温度管理（温度制御）もより精密にできる。

【0088】また、この半導体処理装置15によれば、

強いジョンソン・ラーベック力を利用して、静電チャック装置11の誘電体層2に基板6を実質的に全面的に密着させることができる。したがって、従来技術において説明した熱伝導効率をあげるために基板6と誘電体層2との間に導入したHeガスなどが、プラズマCVD処理中に基板6と誘電体層2との間から処理室18の内部に漏れ出すおそれが殆どない。さらに、静電チャック装置11は、これが基板6をチャックした後の残留電荷が生じるおそれが殆どないので、静電チャック装置11から基板6を取り外す際などの帯電パーティクルなどによるダスト発生のおそれが殆どない。

【0089】このように、静電チャック装置11を備えたこの半導体処理装置15によれば、基板6を、これに施す処理の種類に応じて適正な状態で保持できるので、基板6に対して所定の処理を適正な状態で施すことができる。したがって、この半導体処理装置15で処理される基板6の品質を向上させて、略所望する水準に維持できる。

【0090】なお、この半導体処理装置15は、これが行う処理の種類に応じて、第1実施形態の静電チャック装置1を用いても構わない。また、図示は省略するが、直流電源4により静電チャック装置1、11の各電極3a、3bに印可される電圧は、その極性、電圧値、印加時間などを、処理室18の外側から、前各電極3a、3bごとに互いに独立に設定可能な構成とする。また、おなじく図示は省略するが、静電チャック装置1、11の接地部材5の基板6との接触状態または非接触状態、およびこの接地部材5を介した基板6の接地状態または非接地状態も、処理室18の外側から、前各電極3a、3bごとに互いに独立に設定可能な構成とする。これにより、処理室18の内部における処理の種類や、あるいは処理の進行状況に応じて、基板6を処理に適した状態に容易に設定できる。したがって、処理される基板6の品質向上を容易に図ることができるとともに、歩留まりを向上して、ひいては基板6の生産効率の向上も図ることができる。

【0091】次に、複数の半導体処理装置15を有する半導体製造装置31、およびこの半導体製造装置31を用いた半導体処理方法を、図10に基づいて説明する。

【0092】まず、半導体製造装置31の構成の概略を説明する。この半導体製造装置31は、図10に示すように、第1～第4の前述した半導体処理装置15a～15dを備えている。また、半導体製造装置31には、各半導体処理装置15a～15dに連結されて、各半導体処理装置15a～15dの間における基板6の搬送が行われる搬送室32が設けられている。この搬送室32の内部には、基板6を搬送する図示しない搬送装置としての搬送ロボットなどが搭載されている。また、各半導体処理装置15a～15dにおいては、所定の半導体製造

プロセスに従って、それぞれ異なる処理が基板に施される。

【0093】次に、この半導体製造装置31を用いた半導体処理方法の概略を説明する。

【0094】従来技術において説明したように、静電チャック装置1、11や基板6の裏面側から剥離するパーティクルなどのダストは帯電する性質がある。誘電体層2(図10においてその図示を省略する。)にPBNを用いた場合、誘電体層2から剥離したPBNパーティクルは正帯電し易く、基板6の裏面側から剥離したSiO₂パーティクルなどは負帯電し易い傾向がある。第1の半導体処理装置15aにおいて、各電極3a、3b(図10においてその図示を省略する。)に正電圧を印加して使用した場合、基板6は負に帯電する。この状態では、正帯電したダストが基板6の裏面側に付着する。この場合、次に基板6の帯電が略±0となるように電圧を印加時間を調整しつつ、各電極3a、3bに先程とは逆電圧である負電圧を印加する。すると、クーロン力がなくなるため、基板6の裏面側に付着したダストを落とすことができる。

【0095】また、逆電圧を印加する時間は、基板6裏面側の絶縁膜6bの厚さによっても異なり、印加時間の調整が困難である場合は、第1半導体処理装置15aで正電圧を印加して使用し、第2半導体処理装置15bで負電圧の逆電圧を印加する方法を採用しても構わない。第1半導体処理装置15aが有する静電チャック装置1、11の誘電体層2は正帯電しているとともに、第1半導体処理装置15aから搬送される基板6は負帯電している。したがって、基板6の裏面側には正帯電したダストが付着しており、このダストは基板6とともに第1半導体処理装置15aの外へ運び出される。また、負帯電したダストは第1半導体処理装置15aの処理室18内に残される。

【0096】この第1半導体処理装置15aから運び出された基板6を第2半導体処理装置15bに搬送し、第2半導体処理装置15bが有する静電チャック装置1、11に基板6をチャックさせる。この際、静電チャック装置1、11の各電極3a、3bに、第1半導体処理装置15aの場合とは逆電圧の負電圧を印加すると、基板6に残留した負電荷は消滅し、そのまま負電圧の逆電圧を印加し続けると、基板6はやがて正帯電となる。また、第2半導体処理装置15bの処理室18内では、基板6が正帯電しても、負帯電したダストがないため、基板6の裏面側に付着するダストはない。このように、第1および第2の半導体処理装置15a、15bを使用して基板6の裏面側に付着したダストを除去する場合、第2半導体処理装置15bでの逆電圧の印加時間は長めに調整するのが好ましい。以下、第2半導体処理装置15bから第4半導体処理装置15dまで同様の作業を繰り返せばよい。

【0097】以上説明した半導体製造装置31を用いた半導体処理方法は、静電チャック装置1、11が有する誘電体層2に基板6を接触させた後、直流電源4により2個の電極3a、3bに電圧を印加して、誘電体層2より抵抗率の小さい部材によって形成され、かつ基板6の誘電体層2に接触する側に接触されて設けられている接地部材5、基板6、誘電体層2、および各電極3a、3bで電気的閉回路8、13を形成してこれにジョンソン・ラーベック電流を流すことによって、誘電体層2および基板6のそれぞれに互いに反対の極性の電荷を分布させ、これらの電荷同士の間を生じるジョンソン・ラーベック力を利用して、基板6を静電チャック装置1、11に保持させつつ、基板6に所定の処理を施した後、基板6を静電チャック装置1、11に保持させる際に各電極3a、3bに印加した電圧とは反対の極性の電圧を、直流電源4を用いて各電極3a、3bに印加することによって、静電チャック装置1、11による基板6の保持を解除するとともに、静電チャック装置1、11による基板6の保持およびその解除を、基板6に施す処理の工程数に応じた回数行う際に、前の工程において静電チャック装置1、11に基板6を保持させる際に各電極3a、3bに印加した電圧とは反対の極性の電圧を、次の工程において静電チャック装置1、11に基板6を保持させる際に各電極3a、3bに印加することを特徴とするものである。

【0098】また、第2半導体処理装置15bでの基板6の熱伸縮によってダストが発生することを抑制するために、第2半導体処理装置15bの静電チャック装置1、11の誘電体層2の温度を、第1半導体処理装置15aの静電チャック装置1、11の誘電体層2の温度と同じ値に設定する。基板6と誘電体層2との間に温度差がある場合、基板6は静電チャック装置1、11にチャックされた状態で、それら両者の接触面に沿って熱伸縮する。この際、基板6と誘電体層2とが互いに摩擦し合うことにより、それら両者の間には、基板6の裏面および誘電体層2から剥離したパーティクルが多数発生し、ダスト発生の原因となる。第2半導体処理装置15bの静電チャック装置1、11の誘電体層2の温度を、第1半導体処理装置15aの静電チャック装置1、11の誘電体層2の温度と同じ値に設定することにより、このような基板6と各静電チャック1、11との間の温度差に伴う基板6の熱伸縮によるダスト発生を殆どなくすることができる。

【0099】また、第1半導体処理装置15aおよび第2半導体処理装置15bにおいて、それぞれの各電極3a、3bに印加する電圧を、それぞれ正と負の電圧としたが、これらを負と正の電圧としても同じ効果が得られるのはもちろんである。さらに、複数個の半導体処理装置15を使用する場合、処理工程の最後で使用する半導体処理装置15を除く他の半導体処理装置15では、そ

これらの各電極3a、3bに印加する電圧を正とし、最後の半導体処理装置15の各電極3a、3bにおいて負の電圧を印加してもよい。

【0100】この場合の半導体処理方法は、前述した半導体処理方法において、静電チャック装置1、11に基板6を保持させつつ基板6に所定の処理を施し、この処理が終了した後、静電チャック装置1、11に基板6を保持させる際に各電極3a、3bに印加した電圧の極性とは反対の極性の電圧を、直流電源4を用いて各電極3a、3bに印加して静電チャック装置1、11による基板6の保持を解除する工程を、基板6に施す処理の回数に応じて複数回繰り返すとともに、全工程の誘電体層2または基板6に分布される正負それぞれの電荷の総量が、静電チャック装置1、11に基板6を保持させる際に誘電体層2または基板6に分布される電荷と、静電チャック装置1、11による基板6の保持を解除する際に誘電体層2または基板6に分布される電荷とで、互いに相殺し合うように直流電源4を用いて各電極3a、3bに電圧を印加することを特徴とするものである。

【0101】また、この半導体製造装置31において、図示は省略するが、各半導体処理装置15a～15dが備える静電チャック装置1、11が有する直流電源4により、それらの各電極3a、3bに印可される電圧は、その極性、電圧値、印加時間などを、各半導体処理装置15a～15dの処理室18の外側から、前各電極3a、3bごとに互いに独立に設定可能な構成とする。また、おなじく図示は省略するが、静電チャック装置1、11の接地部材5の基板6との接触状態または非接触状態、およびこの接地部材5を介した基板6の接地状態または非接地状態も、処理室18の外側から、各電極3a、3bごとに互いに独立に設定可能な構成とする。

【0102】以上説明した半導体製造装置31によれば、前述した静電チャック装置1、11を備えた各半導体処理装置15a～15dを使用しているので、残留電荷によるダスト発生を極めて良く抑制できるとともに、各半導体処理装置15a～15dで処理された基板6を円滑に搬送できる。したがって、この半導体製造装置31によって製造される図示しない半導体装置の品質を向上できるとともに、歩留まりを向上させて生産効率を高めることができる。

【0103】なお、本発明に係る静電チャック装置1、11、およびこの静電チャック装置1、11を備えた半導体処理装置、ならびにこの半導体処理装置を有する半導体製造装置、および半導体処理方法は、前述した第1および第2の実施の形態には制約されない。例えば、第1および第2実施形態では、ジョンソン・ラーベック電流を利用した静電チャック装置(方式)1、11について詳述したが、従来技術の静電チャックにおいて、誘電体層の内部抵抗率が大きく、ジョンソン・ラーベック電流

が流れない場合、すなわちクーロン力だけでチャックする場合も残留電荷の問題がある。よって、そのような静電チャックに代えて、本発明に係る静電チャック装置1、11、およびこれを用いた半導体処理方法を用いても残留電荷の問題を解消できるなどの効果があるのはもちろんである。

【0104】また、静電チャック装置1、11は、第1および第2実施形態で説明した単極型のみならず、双極型として用いることもできる。この場合、静電チャック装置1、11に基板6を保持させる際に各電極3a、3bに印加する電圧の極性を、各電極3a、3bごとに互いに異なる極性とすればよい。また、各電極3a、3bの取り付け位置は、誘電体層2と基板6との間に十分な電位差を生じさせることができる範囲内であれば、誘電体層2の内部ではなく、例えば誘電体層2の裏面2b側でも構わない。さらに、電圧印加手段は、直流電源4a、4bのみならず、整流器などと併せて交流電源を用いることも可能である。

【0105】

【発明の効果】本発明に係る静電チャック装置によれば、誘電体層とこれに接触して配置される半導体基板との間に電流を流すことができるので、誘電体層の体積抵抗率の大きさ、印加電圧の極性および大きさ、およびプラズマ放電の有無に拘らず、強いチャック力を得ることができる。また、電流を逆向きに流すことにより、誘電体層および半導体基板のそれぞれの内部の残留電荷を殆ど消滅させることができる。

【0106】また、本発明に係る半導体処理装置によれば、半導体基板に施される処理の環境に拘らず、静電チャック装置を用いて半導体基板を適正な状態に保持できるので、半導体基板に対して所定の処理を適正な状態で施すことができる。また、静電チャック装置に電流を逆向きに流すことにより、誘電体層および半導体基板のそれぞれの内部の残留電荷を殆ど消滅させて、処理済みの半導体基板を静電チャック装置から円滑に取り外すことができる。したがって、この発明の半導体処理装置によれば、基板を適正な状態で円滑に処理できる。

【0107】また、本発明に係る半導体製造装置によれば、半導体基板に施される処理の環境やその工程数に拘らず、静電チャック装置を用いて半導体基板を適正な状態に保持して、半導体基板に対して所定の処理を適正な状態で施すことができるとともに、各処理間の半導体基板の搬送を円滑に行うことができるので、この半導体製造装置によって製造される半導体装置の歩留まりを向上して生産効率を高めることができる。また、本発明に係る半導体処理方法によれば、静電チャック装置が具備する静電チャック電極に電圧を印加して、この静電チャック電極、誘電体層、および通電経路部材、ならびに誘電体層に接触して配置される半導体基板から電気的閉回路を形成することにより、誘電体層および半導体基板のそ

れぞれに互いに反対の極性の電荷を分布させ、これらの電荷同士の間を生じるクーロン力を利用して、静電チャック装置に半導体基板を保持させることができるので、誘電体層の体積抵抗率の大きさ、印加電圧の極性および大きさ、およびプラズマ放電の有無に拘らず、強いチャック力で半導体基板を適正な状態に保持できる。また、電圧を逆向きに印加することにより、誘電体層および半導体基板のそれぞれの内部の残留電荷を殆ど消滅させて、静電チャック装置による半導体基板の保持を解除できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る静電チャック装置を単極型として接地部材を接地して用いた場合の構成を模式的に示す断面図。

【図2】(a)～(d)は、図1の静電チャック装置をプラズマ放電を伴わずに使用した場合の電荷の発生および消滅の仕組みの概略を模式的に示す図。

【図3】(a)は、図1の静電チャック装置を示す平面図。(b)は、図3(a)の静電チャック装置を線A-Aに沿って示す断面図。

【図4】(a)は、図1の静電チャック装置が備える静電チャック電極および接地部材と異なる形状の静電チャック電極および接地部材を有する静電チャック装置を示す平面図。(b)は、図4(a)の静電チャック装置を線B-Bに沿って示す断面図。

【図5】(a)は、図1および図4の静電チャック装置が備える静電チャック電極および接地部材と異なる形状の静電チャック電極および接地部材を有する静電チャック装置を示す平面図。(b)は、図5(a)の静電チャック装置を線C-Cに沿って示す断面図。

【図6】(a)は、図1、図4、および図5の静電チャック装置が備える静電チャック電極および接地部材と異なる形状の静電チャック電極および接地部材を有する静電チャック装置を示す平面図。(b)は、図6(a)の

静電チャック装置を線D-Dに沿って示す断面図。

【図7】本発明の第2の実施の形態に係る静電チャック装置を単極型として接地部材を接地せずに用いた場合の構成を模式的に示す断面図。

【図8】(a)～(d)は、図7の静電チャック装置をプラズマ放電を伴って使用した場合の電荷の発生および消滅の仕組みの概略を模式的に示す図。

【図9】図7の静電チャック装置を備えた半導体処理装置を示す断面図。

【図10】図9の半導体処理装置を複数個備えた半導体製造装置の概略を示す平面図。

【図11】従来の技術に係る双極型静電チャックの構成を模式的に示す断面図。

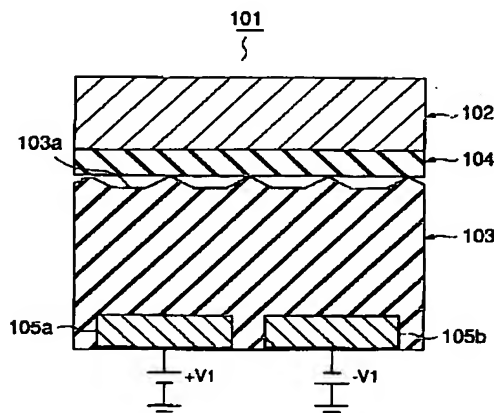
【図12】(a)～(d)は、従来の技術に係るプラズマ放電を伴わない場合の双極型静電チャックの電荷の発生および消滅の仕組みの概略を模式的に示す図。

【図13】(a)～(d)は、従来の技術に係るプラズマ放電を伴う場合の双極型静電チャックの電荷の発生および消滅の仕組みの概略を模式的に示す図。

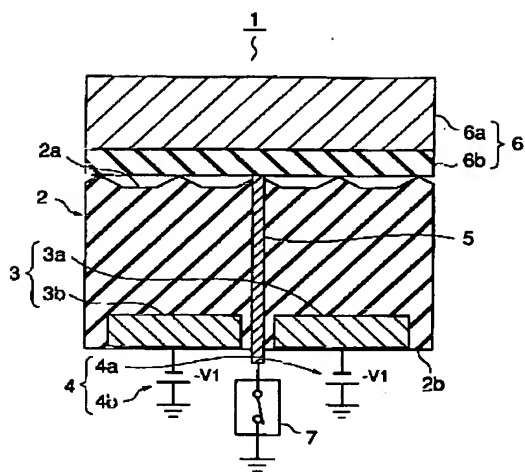
【符号の説明】

- 1, 11…静電チャック装置
- 2…誘電体層
- 3, 3a, 3b…静電チャック電極
- 4, 4a, 4b…直流電源(電圧印加手段)
- 5…接地部材(通電経路部材)
- 6…半導体基板
- 8, 13…電気的閉回路
- 15, 15a～15d…半導体処理装置
- 16…基板保持部
- 17…サセプタ(基板保持装置)
- 18…処理室
- 31…半導体製造装置
- 32a, 32b…搬送室

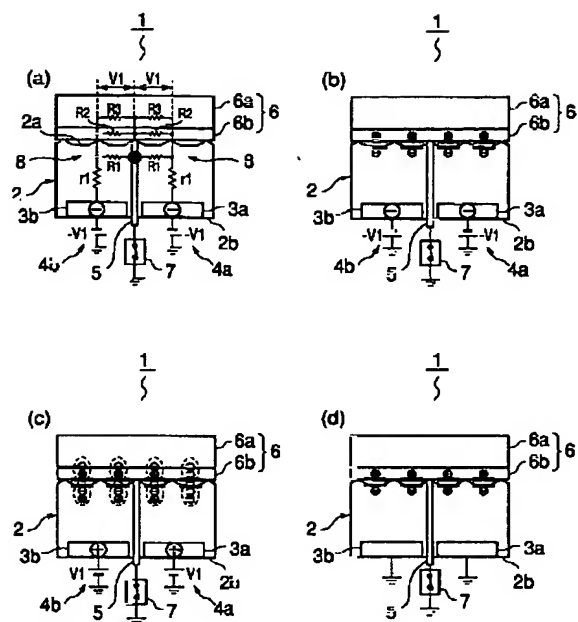
【図11】



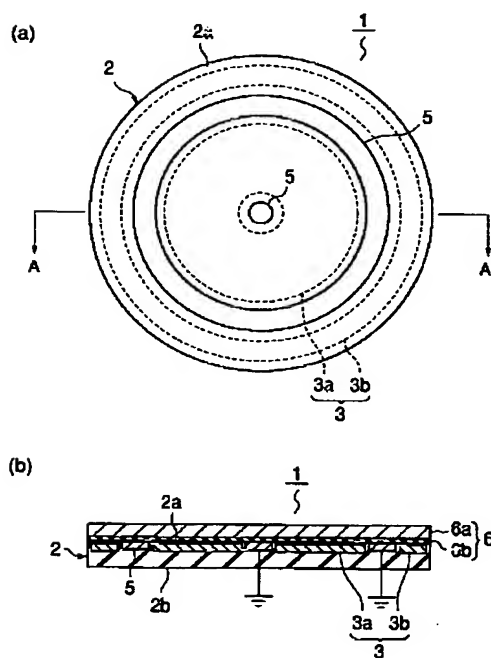
【図1】



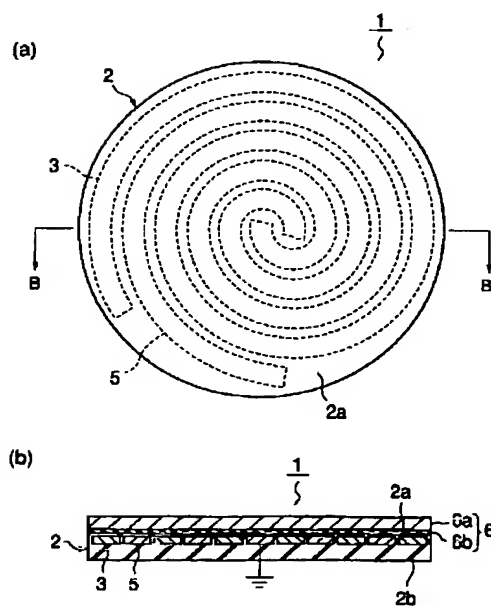
【図2】



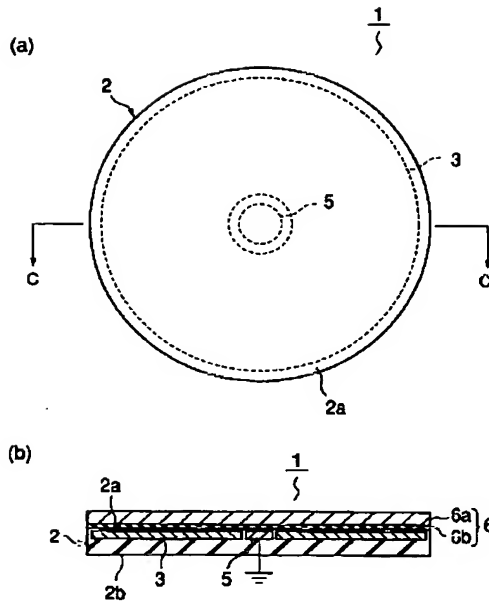
【図3】



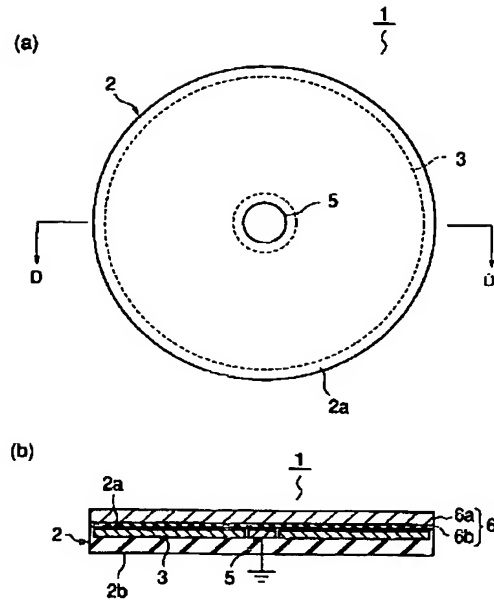
【図4】



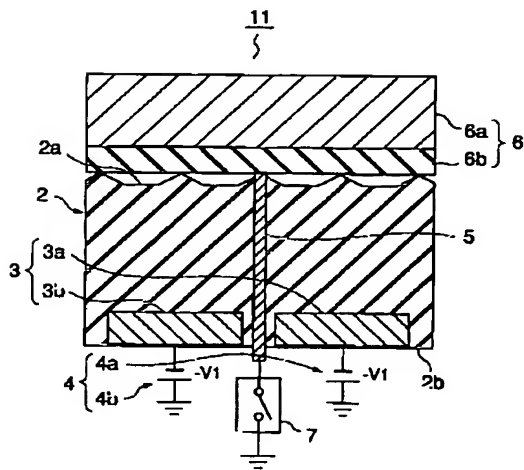
【図5】



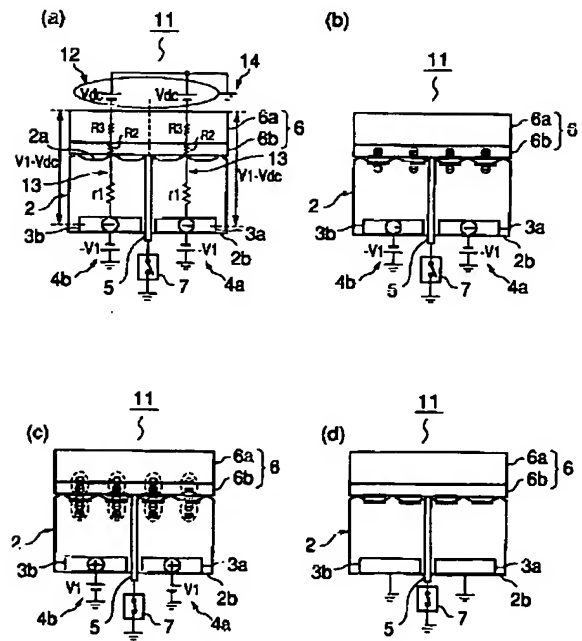
【図6】



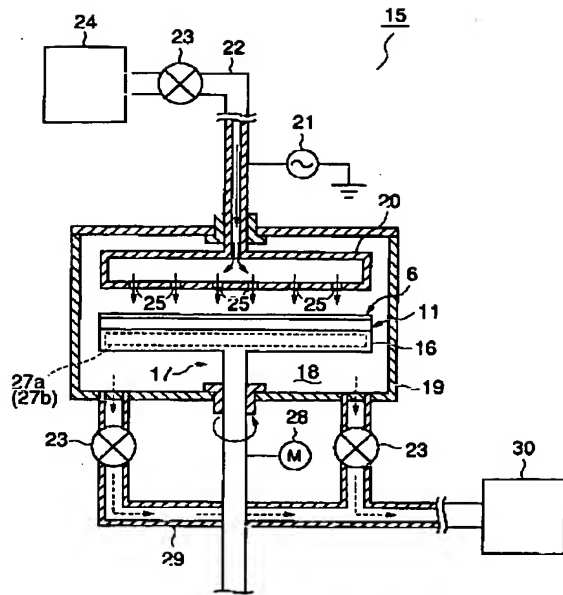
【図7】



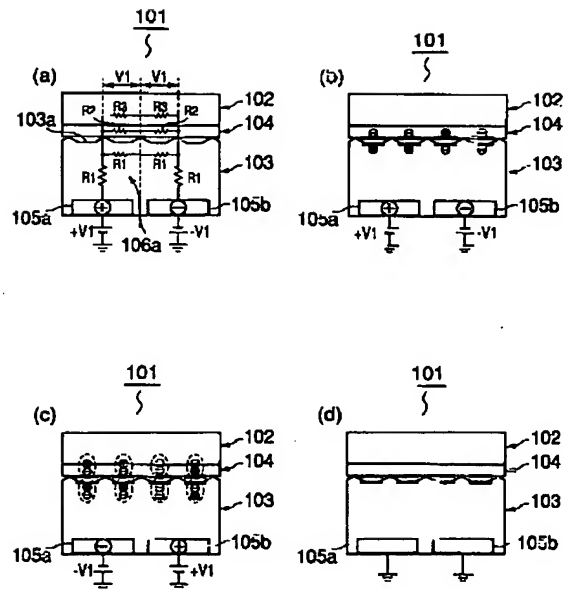
【図8】



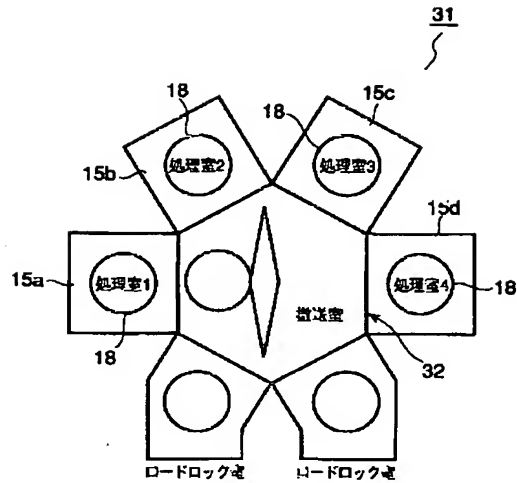
【図9】



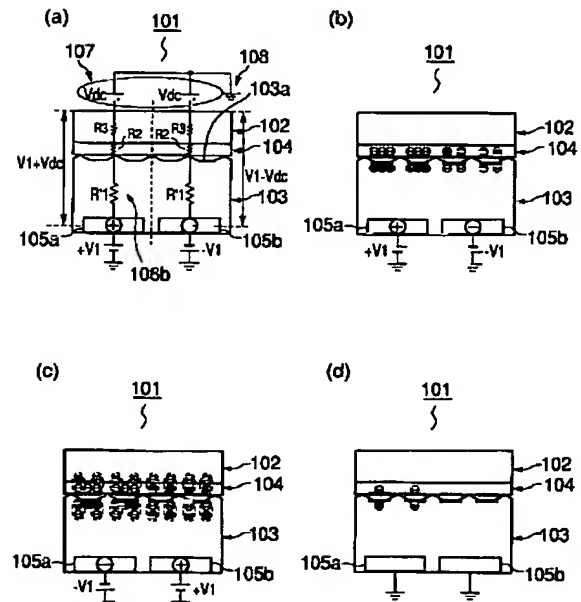
【図12】



【図10】



【図13】



フロントページの続き

(72)発明者 松山 日出人
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(72)発明者 堅田 富夫
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(72)発明者 金子 尚史

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

Fターム(参考) 3C016 GA10

4K029 AA06 AA24 BD01 JA05

4K030 CA04 CA12 GA02

5F031 CA02 HA18 HA19 HA35 HA37

HA38 HA39 MA28 MA29 MA32

5F045 AA08 AA19 AB33 BB02 BB15

DP03 DQ10 DQ17 EB08 EH05

EH14 EJ03 EK07 EM05 EM07

EM10 EN04 GB15